(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2004-73857
(P2004-73857A)
(43)公開日　平成16年3月11日(2004.3.11)

(51)Int.Cl.[7]	F I		テーマコード（参考）
A61B 1/04	A61B 1/04	370	2H040
G02B 23/24	G02B 23/24	B	4C061
H04N 7/01	H04N 7/01	Z	5C054
H04N 7/18	H04N 7/18	M	5C063

審査請求 未請求　請求項の数 12　OL　（全 30 頁）

(21)出願番号　特願2003-201980(P2003-201980)
(22)出願日　平成15年7月25日(2003.7.25)
(62)分割の表示　特願平9-150209の分割
原出願日　平成9年5月23日(1997.5.23)
(31)優先権主張番号　特願平8-153171
(32)優先日　平成8年5月24日(1996.5.24)
(33)優先権主張国　日本国(JP)

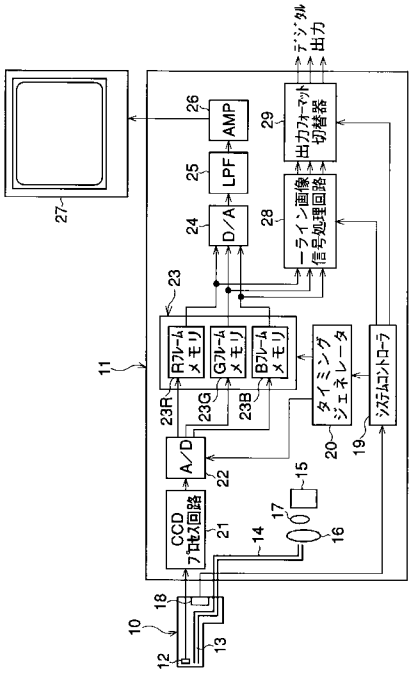
(71)出願人　000000527
ペンタックス株式会社
東京都板橋区前野町２丁目３６番９号
(74)代理人　100090169
弁理士　松浦　孝
(74)代理人　100124497
弁理士　小倉　洋樹
(72)発明者　小澤　了
東京都板橋区前野町２丁目３６番９号　ペンタックス株式会社内
(72)発明者　池谷　浩平
東京都板橋区前野町２丁目３６番９号　ペンタックス株式会社内

Fターム(参考)　2H040 GA02 GA05 GA10 GA11
4C061 CC06 LL01 SS05

最終頁に続く

(54)【発明の名称】電子内視鏡

(57)【要約】
【課題】デジタルビデオ信号を該サンプリング周波数とは異なった周波数のクロックパルスで外部に出力する際に映像再現時での画質の劣化を可及的に抑え得る。
【解決手段】電子内視鏡は、イメージセンサ１２、アナログ／デジタル変換器２２及び画素数変換処理回路２８を有する。イメージセンサ１２は光学的被写体像からアナログビデオ信号を作成し、アナログ／デジタル変換器２２はイメージセンサからのアナログビデオ信号を所定のサンプリング周波数で順次デジタルビデオ信号に変換する。画素数変換処理回路２８は、サンプリング周波数がクロックパルス周波数より大きい場合、間引き処理を施し、間引かれた画素を間引き処理後のデジタルビデオ信号に光るための係数演算手段を備え、サンプリング周波数がクロックパルスの周波数より小さい場合、補間処理を施し、補間される画素をデジタルビデオ信号を係数演算して得る係数演算手段を備える。
【選択図】　図１



【特許請求の範囲】
【請求項１】
光学的被写体像からアナログビデオ信号を作成する固体撮像手段と、この固体撮像手段から得られるアナログビデオ信号を所定のサンプリング周波数で順次デジタルビデオ信号に変換するアナログ／デジタル変換手段と、このアナログ／デジタル変換手段から得られるデジタルビデオ信号を前記サンプリング周波数とは異なった周波数のクロックパルスで外部に出力させるべく該デジタルビデオ信号に画素数変換処理を施す画素数変換処理手段を具備し、
前記サンプリング周波数が前記クロックパルスの周波数よりも大きく、前記画素数変換処理手段がデジタルビデオ信号に画素数変換処理として間引き処理を施し、前記画素数変換処理手段が一水平走査ラインのデジタルビデオ信号から所定数の画素数を間引く間引き手段と、この間引き手段によって間引かれた画素を間引き後のデジタルビデオ信号に生かすための係数演算手段とを包含することを特徴とする電子内視鏡。
【請求項２】
請求項１に記載の電子内視鏡において、前記サンプリング周波数が約１４．３２ＭＨｚであり、前記クロックパルスの周波数が約１３．５ＭＨｚ　であり、前記デジタルビデオ信号の一水平走査ラインに含まれる画素数が９１０　画素から８５８　画素に変換されることを特徴とする電子内視鏡。
【請求項３】
請求項１に記載の電子内視鏡において、前記サンプリング周波数が約１４．７５ＭＨｚであり、前記クロックパルスの周波数が約１３．５ＭＨｚ　であり、前記デジタルビデオ信号の一水平走査ラインに含まれる画素数が９４４　画素から８６４　画素に変換されることを特徴とする電子内視鏡。
【請求項４】
請求項１に記載の電子内視鏡において、前記サンプリング周波数が約１７．０６ＭＨｚであり、前記クロックパルスの周波数が約１３．５ＭＨｚ　であり、前記デジタルビデオ信号の一水平走査ラインに含まれる画素数が１０９２画素から８６４　画素に変換されることを特徴とする電子内視鏡。
【請求項５】
光学的被写体像からアナログビデオ信号を作成する固体撮像手段と、この固体撮像手段から得られるアナログビデオ信号を所定のサンプリング周波数で順次デジタルビデオ信号に変換するアナログ／デジタル変換手段と、このアナログ／デジタル変換手段から得られるデジタルビデオ信号を前記サンプリング周波数とは異なった周波数のクロックパルスで外部に出力させるべく該デジタルビデオ信号に画素数変換処理を施す画素数変換処理手段を具備し、
前記サンプリング周波数が前記クロックパルスの周波数よりも小さく、前記画素数変換処理手段がデジタルビデオ信号に画素数変換処理として補間処理を施し、前記画素数変換処理手段が一水平走査ラインのデジタルビデオ信号に所定数の画素数を補間する補間手段と、この補間手段によって補間されるべき画素を前記デジタルビデオ信号を係数演算して得るための係数演算手段とを包含することを特徴とする電子内視鏡。
【請求項６】
請求項５に記載の電子内視鏡において、前記サンプリング周波数が約１２．２７ＭＨｚであり、前記クロックパルスの周波数が約１３．５ＭＨｚ　であり、前記デジタルビデオ信号の一水平走査ラインに含まれる画素数が７８０　画素から８５８　画素に変換されることを特徴とする電子内視鏡。
【請求項７】
請求項１又は請求項５に記載の電子内視鏡において、前記画素数変換処理手段によって得られたデジタルビデオ信号に色空間変換演算処理を施してデジタルコンポーネントビデオ信号を得るための色空間変換演算処理手段とをさらに備えたことを特徴とする電子内視鏡。

【請求項８】
光学的被写体像からアナログビデオ信号を作成する固体撮像手段を持つスコープと、このスコープを着脱自在に接続させる画像信号処理部とを具備し、前記画像信号処理部には前記固体撮像手段から得られるアナログビデオ信号を順次デジタルビデオ信号に変換するアナログ／デジタル変換手段が設けられ、前記スコープには前記アナログ／デジタル変換手段でアナログビデオ信号をデジタルビデオ信号に変換する際のサンプリング周波数情報を記憶するメモリ手段が設けられている電子内視鏡において、
前記画像信号処理部には、更に、前記メモリ手段からサンプリング周波数情報を読み出してそのサンプリング周波数を確認するためのサンプリング周波数確認手段と、このサンプリング周波数確認手段で確認されたサンプリング周波数とは異なった周波数のクロックパルスでデジタルビデオ信号を外部に出力させるべく該デジタルビデオ信号に画素数変換処理を施す画素数変換処理手段とを備え、
前記サンプリング周波数が前記クロックパルスの周波数よりも大きく、前記画素数変換処理手段がデジタルビデオ信号に画素数変換処理として間引き処理を施し、前記画素数変換処理手段が一水平走査ラインのデジタルビデオ信号から所定数の画素数を間引く間引き手段と、この間引き手段によって間引かれた画素を間引き後のデジタルビデオ信号に生かすための係数演算手段とを包含することを特徴とする電子内視鏡。
【請求項９】
光学的被写体像からアナログビデオ信号を作成する固体撮像手段を持つスコープと、このスコープを着脱自在に接続させる画像信号処理部とを具備し、前記画像信号処理部には前記固体撮像手段から得られるアナログビデオ信号を順次デジタルビデオ信号に変換するアナログ／デジタル変換手段が設けられ、前記スコープには前記アナログ／デジタル変換手段でアナログビデオ信号をデジタルビデオ信号に変換する際のサンプリング周波数情報を記憶するメモリ手段が設けられている電子内視鏡において、
前記画像信号処理部には、更に、前記メモリ手段からサンプリング周波数情報を読み出してそのサンプリング周波数を確認するためのサンプリング周波数確認手段と、このサンプリング周波数確認手段で確認されたサンプリング周波数とは異なった周波数のクロックパルスでデジタルビデオ信号を外部に出力させるべく該デジタルビデオ信号に画素数変換処理を施す画素数変換処理手段とを備え、
前記サンプリング周波数が前記クロックパルスの周波数よりも小さく、前記画素数変換処理手段がデジタルビデオ信号に画素数変換処理として補間処理を施し、前記画素数変換処理手段が一水平走査ラインのデジタルビデオ信号に所定数の画素数を補間する補間手段と、この補間手段によって補間されるべき画素を前記デジタルビデオ信号を係数演算して得るための係数演算手段とを包含することを特徴とする電子内視鏡。
【請求項１０】
請求項８又は請求項９に記載の電子内視鏡において、クロックパルスの周波数が約１３．５ＭＨｚ　であり、この周波数よりも大きなサンプリング周波数が約１４．３２ＭＨｚであり、該周波数よりも小さなサンプリング周波数が約１２．２７ＭＨｚであることを特徴とする電子内視鏡。
【請求項１１】
請求項８に記載の電子内視鏡において、前記スコープのメモリ手段にはサンプリング周波数情報として前記クロックパルスの周波数よりも大きな第１のサンプリング周波数と、前記クロックパルスの周波数よりも大きな第２のサンプリング周波数とが記憶されており、前記サンプリング周波数確認手段が第１のサンプリング周波数を確認した際に前記画素数変換処理手段がデジタルビデオ信号に第１の間引き処理を施し、前記サンプリング周波数確認手段が第２のサンプリング周波数確認した際に前記画素数変換処理手段がデジタルビデオ信号に第２の間引き処理を施すことを特徴とする電子内視鏡。
【請求項１２】
請求項１１に記載の電子内視鏡において、クロックパルスの周波数が約１３．５ＭＨｚであり、この周波数よりも大きな第１のサンプリング周波数が約１４．７５ＭＨｚであり

、該周波数よりも大きな第２のサンプリング周波数が約１７．０６ＭＨｚであることを特徴とする電子内視鏡。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は被写体像をフルカラー映像として再現する電子内視鏡に関し、一層詳しくは電子内視鏡の画像信号処理部の改良に関する。

【０００２】

【従来の技術】

一般的に、電子内視鏡は可撓性導管からなるスコープを具備し、このスコープはプロセッサと呼ばれる画像信号処理部に着脱自在に接続されるようになっている。スコープの先端部即ち遠位端にはＣＣＤ（ｃｈａｒｇｅ　ｃｏｕｐｌｅｄ　ｄｅｖｉｃｅ）イメージセンサが固体撮像デバイスとして設けられ、このＣＣＤイメージセンサは対物レンズ系と組み合わされ、この対物レンズ系によって撮られた光学的被写体像は固体撮像デバイスの受光面に結像させられる。また、かかるスコープ内には光ファイバー束からなる光ガイドが挿通させられ、その先端部即ち遠位端の端面は電子内視鏡のスコープの先端に位置し、その他方の端部即ち近位端は光源に接続させられる。

【０００３】

このような電子内視鏡で用いられるＣＣＤイメージセンサの画素数は通常のＴＶカメラ用のものに比べて大幅に少ないので、光学的被写体像をフルカラー映像として再現するために、いわゆる面順次方式が採用される。即ち、光源と光ガイドの近位端の端面との間には例えば回転式ＲＧＢカラーフィルタが介在させられ、その光ガイドの遠位端の端面からは三原色光である赤色光、緑色光及び青色光が順次射出させられ、被写体像が赤色光、緑色光及び青色光でもってＣＣＤイメージセンサの受光面に順次結像され、そこから赤色ビデオ信号、緑色ビデオ信号及び青色ビデオ信号がアナログビデオ信号として所定の時間間隔で読み出される。

【０００４】

ＣＣＤイメージセンサから読み出されたアナログビデオ信号は電子内視鏡の画像信号処理部に送られ、そこで適当な画像処理を受けた後にアナログ／デジタル変換器によってデジタルビデオ信号に変換される。各色のデジタルビデオ信号はフレームメモリに一時的に格納され、次いでそこから所定のタイミングで順次読み出された後にデジタル／アナログ変換器でアナログビデオ信号に戻される。なお、画像信号処理部のデジタル処理領域では必要に応じてデジタルビデオ信号に所望のデジタル画像処理を施すことができる。デジタル／アナログ変換器で得られたアナログビデオ信号は低域フィルタに送られ、続いて増幅器で増幅された後にＴＶモニタ装置に転送される。かくして、ＣＣＤイメージセンサで撮られた被写体像は適当な走査方式例えばＮＴＳＣ方式あるいはＰＡＬ方式でＴＶモニタ装置の表示画面上に再現される。

【０００５】

上述したような電子内視鏡のデジタル処理部では、各色のデジタルビデオ信号は画素単位で処理されるが、その処理はタイミングジェネレータから得られるクロックパルスに基づいて行なわれる。例えば、アナログ／デジタル変換器からのデジタルビデオ信号のサンプリング、フレームメモリへのデジタルビデオ信号　書込み、フレームメモリからのデジタルビデオ信号の読出し、デジタル／アナログ変換器へのデジタルビデオ信号の出力等については、タイミングジェネレータから発せられるクロックパルスに基づいて行なわれる。

【０００６】

先に述べたように、スコープは画像信号処理部に対して着脱自在に接続されるようになっているが、これは使用目的に応じて複数種類のスコープを交換し得るようにするためである。これらスコープに使用されるＣＣＤイメージセンサは２つのタイプに大別される。一方のタイプのＣＣＤイメージセンサは例えば電子内視鏡を気管支カメラとして用いる場合にその気管支カメラ用スコープに組み込まれるものであり、その他方のタイプのＣＣＤイ

メージセンサは例えば電子内視鏡を胃カメラとして用いる場合にその胃カメラ用スコープに組み込まれるものである。

【０００７】

気管支カメラ用スコープに代表されるそのＣＣＤイメージセンサと胃カメラ用スコープに代表されるそのＣＣＤイメージセンサとの相違としては、前者のＣＣＤイメージセンサが後者のＣＣＤイメージセンサよりも一層小型化されているというだけでなく、それらＣＣＤイメージセンサから得られるアナログビデオ信号をデジタルビデオ信号に変換する際のサンプリング周波数、即ちクロックパルスの周波数が異なることが知られている。例えば、ＮＴＳＣ方式の場合には、気管支カメラ用スコープのＣＣＤイメージセンサで得られるアナログビデオ信号をデジタルビデオ信号に変換する際のサンプリング周波数（即ち、クロックパルスの周波数）は約１２．２７（１２．２７２７）ＭＨｚ　であるのに対して、胃カメラ用スコープのＣＣＤイメージセンサで得られるアナログビデオ信号をデジタルビデオ信号に変換する際のサンプリング周波数（即ち、クロックパルスの周波数）は約１４．３２（１４．３１８２ＭＨｚ）　となり、またＰＡＬ方式の場合には前者のサンプリング周波数は１４．７５ＭＨｚとなり、後者のサンプリング周波数は約１７．０６（１７．０６８２）ＭＨｚ　となる。要するに、現在のところ、電子内視鏡のスコープのＣＣＤイメージセンサには上述した２つのタイプのいずれかが使用され、このため上述したタイミングジェネレータはかかる二種類のクロックパルスを選択的に出力するように構成され、これにより画像信号処理部は２つのタイプのＣＣＤイメージセンサに対処している。

【０００８】

ところで、ビデオカメラ、ビデオテープレコーダ、画像処理用コンピュータ等の普及に伴い、近年、ビデオ信号のデジタル処理についての標準化が検討されて実際に行なわれている。例えば、Ｒｅｃ．６０１　規格（Ｒｅｃｏｍｍｅｎｄａｔｉｏｎ　ＩＴＵ－Ｒ　ＢＴ．６０１）　では、輝度信号及び２種類の色差信号を含むデジタルコンポーネントビデオ信号を取り扱うものとされ、しかもデジタルコンポーネントビデオ信号の処理については１３．５ＭＨｚ　の周波数を持つクロックパルスに基づいて行なうものとされる。言うまでもなく、そのような規格に応じたＴＶモニタ装置で電子内視鏡の映像を再現するためには、電子内視鏡も輝度信号及び２種類の色差信号を含むデジタルコンポーネントビデオ信号を作成し、そのデジタルコンポーネントビデオ信号を１３．５ＭＨｚ　の周波数を持つクロックパルスで処理して出力することが必要である。

【０００９】

【発明が解決しようとする課題】

以上で述べたような電子内視鏡において、輝度信号及び２種類の色差信号を含むデジタルコンポーネントビデオ信号を作成しかつ１３．５ＭＨｚ　の周波数のクロックパルスで処理して出力する方策として、デジタル／アナログ変換器から得られる三原色のアナログビデオ信号を色空間変換回路によって輝度信号及び二種類の色差信号に変換した後に更にアナログ／デジタル変換器でそれぞれデジタル輝度信号及び二種類のデジタル色差信号に変換して外部に出力する際にそのサンプリング周波数を１３．５ＭＨｚ　とすることが容易に提案され得る。しかしながら、そのような提案の問題点としては、先ず、色空間変換処理をアナログ信号に対して行なうために特性のばらつきや信号の遅延時間の不揃い等のために再現映像に生じる画質劣化が指摘される。また、色空間変換処理回路の入力側及び出力側の双方に低域フィルタ及び増幅器が必要となるために、回路構成が嵩張るだけでなく製造コストも高くなるということも問題点として指摘されている。

【００１０】

従って、本発明は上述したようなタイプの電子内視鏡であって、その本来の周波数とは異なった周波数のクロックパルスでデジタルビデオ信号を外部に出力し得ると共に映像再現時での画質の劣化を可及的に抑え得るように構成された電子内視鏡を提供することである。

【００１１】

【課題を解決するための手段】

本発明の第１の局面による電子内視鏡は光学的被写体像からアナログビデオ信号を作成する固体撮像手段と、この固体撮像手段から得られるアナログビデオ信号を所定のサンプリング周波数で順次デジタルビデオ信号に変換するアナログ／デジタル変換手段と、このアナログ／デジタル変換手段から得られるデジタルビデオ信号をサンプリング周波数とは異なった周波数のクロックパルスで外部に出力させるべく該デジタルビデオ信号に画素数変換処理を施す画素数変換処理手段を具備して成るものである。サンプリング周波数がクロックパルスの周波数よりも大きい場合には、画素数変換処理手段はデジタルビデオ信号に画素数変換処理として間引き処理を施す。サンプリング周波数がクロックパルスの周波数よりも小さい場合には、画素数変換処理手段はデジタルビデオ信号に画素数変換処理として補間処理を施す。

【００１２】

画素数変換処理手段がデジタルビデオ信号に対して間引き処理を施す場合、該画素数変換処理手段は一水平走査ラインのデジタルビデオ信号から所定数の画素数を間引く間引き手段と、この間引き手段によって間引かれた画素を間引き後のデジタルビデオ信号に生かすための係数演算手段とを包含し得る。また、画素数変換処理手段がデジタルビデオ信号に対して補間処理を施す場合、該画素数変換処理手段は一水平走査ラインのデジタルビデオ信号に所定数の画素数を補間する補間手段と、この補間手段によって補間されるべき画素をデジタルビデオ信号を係数演算して得るための係数演算手段とを包含し得る。

【００１３】

上述した電子内視鏡では、更に、画素数変換処理手段によって得られたデジタルビデオ信号に色空間変換演算処理を施してデジタルコンポーネントビデオ信号を得るための色空間変換演算処理手段が設けられ得る。

【００１４】

本発明の第２の局面による電子内視鏡は光学的被写体像からアナログビデオ信号を作成する固体撮像手段を持つスコープと、このスコープを着脱自在に接続させる画像信号処理部とを具備し、この画像信号処理部には固体撮像手段から得られるアナログビデオ信号を順次デジタルビデオ信号に変換するアナログ／デジタル変換手段が設けられ、該スコープにはアナログ／デジタル変換手段でアナログビデオ信号をデジタルビデオ信号に変換する際のサンプリング周波数情報を記憶するメモリ手段が設けられる。本発明の第２の局面によれば、画像信号処理部には、更に、メモリ手段からサンプリング周波数情報を読み出してそのサンプリング周波数を確認するためのサンプリング周波数確認手段と、このサンプリング周波数確認手段で確認されたサンプリング周波数とは異なった周波数のクロックパルスでデジタルビデオ信号を外部に出力させるべく該デジタルビデオ信号に画素数変換処理を施す画素数変換処理手段とが設けられる。

【００１５】

本発明の第２の局面においては、スコープのメモリ手段にはサンプリング周波数情報としてクロックパルスの周波数よりも大きなサンプリング周波数かそれよも小さなサンプリング周波数のいずれかが記憶されている場合、サンプリング周波数確認手段がサンプリング周波数がクロックパルスの周波数よりも大きいと判断した際に画素数変換処理手段はデジタルビデオ信号に画素数変換処理として間引き処理を施し、サンプリング周波数確認手段がサンプリング周波数がクロックパルスの周波数よりも小さいと確認した際に画素数変換処理手段はデジタルビデオ信号に画素数変換処理として補間処理を施す。好ましくは、クロックパルスの周波数は約１３．５ＭＨｚ であり、このとき該周波数よりも大きなサンプリング周波数は１４．３２ＭＨｚとされ、また該周波数よりも小さなサンプリング周波数は約１２．２７ＭＨｚとされる。

【００１６】

本発明の第２の局面において、スコープのメモリ手段にはサンプリング周波数情報として前記クロックパルスの周波数よりも大きな第１のサンプリング周波数と、前記クロックパルスの周波数よりも大きな第２のサンプリング周波数とが記憶されていてもよく、この場合、サンプリング周波数確認手段が第１のサンプリング周波数を確認した際に前記画素数

変換処理手段がデジタルビデオ信号に第１の間引き処理を施し、前記サンプリング周波数確認手段が第２のサンプリング周波数を確認した際に前記画素数変換処理手段がデジタルビデオ信号に第２の間引き処理を施す。好ましくは、クロックパルスの周波数が約１３．５ＭＨｚ　であり、このとき該周波数よりも大きな第１のサンプリング周波数は約１４．７５ＭＨｚとされ、また該周波数よりも大きな第２のサンプリング周波数は約１７．０６ＭＨｚとされる。

【００１７】

【発明の実施の形態】

次に、本発明による電子内視鏡の実施形態について添付図面を参照して説明する。

【００１８】

図１を参照すると、本発明による電子内視鏡の一実施形態がブロック図として示される。なお、図１に示す実施例では、ＮＴＳＣ方式が採用されているものとする。電子内視鏡は可撓性導管からなるスコープ１０を具備し、このスコープ１０はプロセッサと呼ばれる画像信号処理部１１に着脱自在に接続されるようになっている。スコープ１０の先端部即ち遠位端にはＣＣＤイメージセンサ１２が設けられ、このＣＣＤイメージセンサ１２は対物レンズ系（図示されない）と組み合わされ、この対物レンズ系によって撮られた被写体像がＣＣＤイメージセンサ１２の受光面に結像させられる。

【００１９】

また、スコープ１０内には光ファイバー束からなる光ガイド１３が挿通させられ、この光ガイド１３の遠位端はスコープ１０の遠位端まで延びる。光ガイド１３の近位端はスコープ１０の接続時に画像信号処理部１１内の光ガイド１４の外側端に接続され、光ガイド１４の内側端は光源１５に接続させられる。本実施形態では、電子内視鏡は面順次方式によるカラー映像を再現し得るように構成されるので、光源１５と光ガイド１４の内側端との間には回転式三原色カラーフィルタとして回転式ＲＧＢカラーフィルタ１６と集光レンズ１７とが介在させられ、光源１５からの光は集光レンズ１７によって光ガイド１４の内側端面に集光させられる。回転式ＲＧＢカラーフィルタ１６が所定の回転周波数３０Ｈｚ（ＮＴＳＣ方式）で回転させられると、被写体は赤色光、緑色光及び青色光によって順次照明される。なお、ＰＡＬ方式では、回転式ＲＧＢカラーフィルタの回転周波数は２５Ｈｚとなる。

【００２０】

回転式ＲＧＢカラーフィルタ１６は円板要素からなり、この円板要素はその中心から外周に向かって６つのセクタ領域に分割され、それらセクタ領域のうちの１つ置きの３つのセクタ領域は遮光領域とされ、その他の３つのセクタ領域がそれぞれ赤色フィルタ、緑色フィルタ及び青色フィルタとされる。回転式ＲＧＢカラーフィルタ１６が３０Ｈｚ（ＮＴＳＣ方式）で回転させられると、その１回転に要する時間は約３３．３ｍｓ（１／３０ｓｅｃ）　となり、各色フィルタでの照明時間はほぼ３３．３／６ｍｓとなる。光ガイド１４の遠位端の端面からは赤色光（Ｒ）　、緑色光（Ｇ）　及び青色光（Ｂ）　が毎３３．３ｍｓ（１／３０ｓｅｃ）　間にほぼ３３．３／６ｍｓだけ順次射出させられて、被写体が赤色光（Ｒ）　、緑色光（Ｇ）　及び青色光（Ｂ）　でもってＣＣＤイメージセンサ１２の受光面に順次結像される。

【００２１】

ＣＣＤイメージセンサ１２はその受光面に結像された各色の光学的被写体像を一フレーム分のアナログビデオ信号に変換し、その各色の一フレーム分のアナログビデオ信号は各色の照明時間（３３．３／６ｍｓ）に続く次の遮光時間（３３．３／６ｍｓ）に亘ってＣＣＤイメージセンサ１２から読み出される。なお、厳密に言うと、カラーフィルタ１６からのそれぞれの色の出力パワー及びＣＣＤイメージセンサ１２の分光感度特性が異なるために、赤色光、緑色光及び青色光による照明時間はそれぞれ多少異なったものとされるが、しかしＣＣＤイメージセンサ１２からのそれぞれの色の一フレーム分のアナログビデオ信号の読出しは同じ遮光時間内で行われる。

【００２２】

また、スコープ１０内には適当な読出し専用メモリ例えば再書込み可能な読出し専用メモリ（ＥＰＲＯＭ）１８が設けられ、このＥＰＲＯＭ１８にはスコープ１０に組み込まれたＣＣＤイメージセンサ１２についての種々の情報が書き込まれる。スコープ１０が画像信号処理部１１に接続されると、画像信号処理部１１内のシステムコントローラ１９はＥＰＲＯＭ１８から情報を読み出す。ＥＰＲＯＭ１８に書き込まれる情報のうち特に本発明に関連したものとしては、ＣＣＤイメージセンサ１２で得られるアナログビデオ信号をデジタルビデオ信号に変換すべき際のサンプリング周波数の情報が挙げられる。このようなサンプリング周波数情報に基づいて、システムコントローラ１９はタイミングジェネレータ２０を作動する。即ち、ＣＣＤイメージセンサ１２が気管支カメラ用スコープに代表されるようなタイプのものであれは、タイミングジェネレータ２０からはクロックパルスが１２．２７ＭＨｚの周波数で出力され、またＣＣＤイメージセンサ１２が胃カメラ用スコープに代表されるようなタイプのものであれは、タイミングジェネレータ２０からはクロックパルスが１４．３２ＭＨｚの周波数で出力される。

【００２３】

ＣＣＤイメージセンサ１２からの一フレーム分のアナログビデオ信号の読出しは周知のＣＣＤ駆動回路（図示されない）によって行われ、各色の一フレーム分のアナログビデオ信号はＣＣＤプロセス回路２１で所定の画像処理例えばガンマ補正等を受けた後にアナログ／デジタル（Ａ／Ｄ）変換器２２によって一フレーム分のデジタルビデオ信号に順次変換される。Ａ／Ｄ変換器２２からの各色の一フレーム分のデジタルビデオ信号のサンプリングについては、タイミングジェネレータ２０から出力されるクロックパルスに基づいて行なわれ、このクロックパルスは上述したようにスコープ１０のＣＣＤイメージセンサ１２のタイプに応じて１２．２７ＭＨｚあるいは１４．３２ＭＨｚの周波数を持つ。

【００２４】

また、Ａ／Ｄ変換器２２からサンプリングされた三原色のそれぞれの一フレーム分のデジタルビデオ信号、即ち赤色デジタルビデオ信号（Ｒ）　、緑色デジタルビデオ信号（Ｇ）　及び青色デジタルビデオ信号（Ｂ）　のそれぞれもタイミングジェネレータ２０から出力される同じ周波数（１２．２７ＭＨｚあるいは１４．３２ＭＨｚ）のクロックパルスに基づいてフレームメモリ２３の記録領域２３Ｒ、２３Ｇ及び２３Ｂにそれぞれ順次書き込まれ、更にフレームメモリ２３の記録領域２３Ｒ、２３Ｇ及び２３Ｂからの赤色デジタルビデオ信号、緑色デジタルビデオ信号及び青色デジタルビデオ信号の読出しもタイミングジェネレータ２０から出力される同じ周波数のクロックパルスに基づいて行なわれる。

【００２５】

フレームメモリ２３から読み出された各色のデジタルビデオ信号はデジタル／アナログ（Ｄ／Ａ）変換器２４によってアナログビデオ信号に戻されて低域フィルタ（ＬＰＦ）２５を経た後に増幅器（ＡＭＰ）２６で増幅されてＴＶモニタ装置２７に出力され、そのＴＶモニタ装置２７の表示画面上でフルカラー映像の再現が行なわれる。

【００２６】

本実施形態では、画像信号処理部１１のデジタル画像領域からはＲｅｃ．６０１　規格（Ｒｅｃｏｍｍｅｎｄａｔｉｏｎ　ＩＴＵ－Ｒ　ＢＴ．６０１）　に従ってデジタルコンポーネントビデオ信号を出力するための出力系統が分岐し、その出力系統には一ライン画像信号処理回路２８と出力フォーマット切換器２９とが設けられる。先に述べたように、Ｒｅｃ．６０１　規格では、輝度信号及び２種類の色差信号からなるデジタルコンポーネントビデオ信号を取り扱うものとされ、しかもデジタルコンポーネントビデオ信号の処理については１３．５ＭＨｚ　の周波数を持つクロックパルスに基づいて行なうものとされる。このことは、輝度信号及び２種類の色差信号からなるデジタルコンポーネントビデオ信号が一ライン画像信号処理回路２８から１３．５ＭＨｚ　の周波数を持つクロックパルスに基づいて出力されなければならいことを意味する。

【００２７】

ところで、アナログ／デジタル変換器２２からのデジタルビデオ信号のサンプリングを約１４．３２ＭＨｚの周波数のクロックパルスに基づいて行なう場合（即ち、デジタルビデ

オ信号を約１４．３２ＭＨｚの周波数のクロックパルスで処理する場合）には、一水平走査ラインに含まれる画素数は９１０　画素となり、またアナログ／デジタル変換器２２からのデジタルビデオ信号のサンプリングを約１２．２７ＭＨｚの周波数のクロックパルスに基づいて行なう場合（即ち、デジタルビデオ信号を約１２．２７ＭＨｚの周波数のクロックパルスで処理する場合）には、一水平走査ラインに含まれる画素数は７８０　画素となる。一方、デジタルビデオ信号を１３．５ＭＨｚ　の周波数のクロックパルスで処理する場合には、ＮＴＳＣ方式では、一水平走査ラインに含まれる画素数は８５８　画素となる。従って、１４．３２ＭＨｚの周波数あるいは１２．２７ＭＨｚの周波数のクロックパルスで処理されたデジタルビデオ信号を１３．５ＭＨｚ　の周波数のクロックパルスで処理するためには、先ず、一水平走査ラインに含まれる画素数を９１０　画素あるいは７８０　画素から８５８　画素に変換することが必要である。要するに、一ライン画像信号処理回路２８は画素数変換処理回路として機能するものである。

【００２８】

一水平走査ラインに含まれる画素数を９１０　画素から８５８　画素に変換することは画素データの間引き処理によって行なうことが可能であり、また一水平走査ラインに含まれる画素数を７８０　画素から８５８　画素に変換することは画素データの補間処理によって行なうことが可能であるが、しかし再現映像の画質の劣化を抑えるためには、かかる間引き処理及び補間処理については後述するように工夫することが好ましい。

【００２９】

図２に示すように、一ライン画像信号処理回路即ち画素数変換処理回路２８はデジタル画像処理専用プロセッサ２８ａを包含し、このデジタル画像処理専用プロセッサ２８ａにはフレームメモリ２３の記録領域２３Ｒ、２３Ｇ及び２３Ｂから読み出された三原色の一水平走査ライン分のデジタルビデオ信号が入力され、そこで三原色の一水平走査ライン分のデジタルビデオ信号が同時に平行処理される。このようなデジタル画像処理専用プロセッサ２８ａとしては、例えばテキサス・インスツルメンツ（Ｔｅｘａｓ　Ｉｎｓｔｒｕｍｅｎｔｓ）　社製のＳＶＰ（Ｓｃａｎ－Ｌｉｎｅ　Ｖｉｄｅｏ　Ｐｒｏｃｅｓｓｏｒ）　を用いることが可能である。デジタル画像処理専用プロセッサ２８ａには三原色の一水平走査ライン分のデジタルビデオ信号が１４．３２ＭＨｚの周波数あるいは１２．２７ＭＨｚの周波数のクロックパルスに基づいて入力され、そこで間引き処理あるいは補間処理が行なわれる。なお、１４．３２ＭＨｚの周波数あるいは１２．２７ＭＨｚの周波数のクロックパルスは勿論タイミングジェネレータ２０から出力される（図１）。間引き処理あるいは補間処理後のデジタルビデオ信号は色空間変換処理を受けてデジタル輝度信号（Ｙ）と２つのデジタル色差信号（Ｕ，　Ｖ）に変換され、これらの信号はそこから１３．５ＭＨｚ　の周波数のクロックパルスに基づいて出力される。図２に示すように、１３．５ＭＨｚ　の周波数のクロックパルスは画素数変換処理回路２８に設けられたタイミングジェネレータ２８ｂから出力され、その出力はシステムコントローラ１９によって制御される。

【００３０】

テキサス・インスツルメンツ社製のＳＶＰというデジタル画像処理専用プロセッサ２８ａでは、処理可能な１画素データの最大ビット数は４８ビットであり、また４８ビット構成の画素データについて最大１，０２４　画素分の画像データを同時に平行処理することができる。また、デジタル画像処理専用プロセッサ２８ａから出力される１画素データのビット数は最大で３２ビットとされる。従って、通常、電子内視鏡では、各色のデジタルビデオ信号の１画素データが１０ビット構成であるので、かかるデジタル画像処理専用プロセッサ２８ａでは、三原色の一水平走査ライン分のデジタルビデオ信号の全てが同時に平行処理されて出力され得ることになる。また、上述したようなデジタル画像処理専用プロセッサ２８ａでは、三原色の一水平走査ライン分のデジタルビデオ信号にどの様な処理を施すかについてはユーザ側でプログラムすることが可能である。

【００３１】

図３を参照すると、デジタル画像処理専用プロセッサ２８ａの概略構成がブロック図とし

て示される。同図から明らかなように、デジタル画像処理専用プロセッサ２８ａは入力側レジスタと、計算用レジスタ［０１］…［０ｎ］を含む第１の計算用レジスタ群と、演算ユニットと、計算用レジスタ［１１］…［１ｎ］を含む第２の計算用レジスタ群と、出力側レジスタとからなる。デジタル画像処理専用プロセッサ２８ａの入力側レジスタには三原色の一水平走査ライン分のデジタルビデオ信号だけが入力されるのではなく、間引き処理及び補間処理に必要な一連の係数データ及び種々のフラグデータも予め入力される。

【００３２】

詳述すると、図４に示すように、間引き処理及び補間処理に必要な一連の係数データ及び種々のフラグデータについては、垂直同期信号のブランキング期間にデジタル画像処理専用プロセッサ２８ａの入力側レジスタに順次入力された後にそれぞれ計算用レジスタのいずれかにコピーされて保持される。次いで、三原色の一水平走査ライン部のデジタルビデオ信号が水平同期信号毎にデジタル画像処理専用プロセッサ２８ａの入力側レジスタに順次入力される。三原色の一水平走査ライン分のデジタルビデオ信号が入力側レジスタに入力される度に、そのデジタルビデオ信号と前もって入力された一連の係数データ及び種々のフラグデータとの間で所定のプログラムに従って演算が行なわれ、その演算結果も計算用レジスタのいずれかに保持される。必要な演算が全て行なわれると、最終的な演算結果はデジタル画像処理専用プロセッサ２８ａの出力側レジスタに送られ、そこから１３．５ＭＨｚ　の周波数のクロックパルスに基づいて出力される。

【００３３】

画素数変換処理回路２８には更に読出し専用メモリ（ＲＯＭ）２８ｃが設けられ、このＲＯＭ２８ｃには上述したような一連の係数データ及び種々のフラグデータ、即ちデジタル画像処理専用プロセッサ２８ａで実行される間引き処理及び補間処理に必要なデータが格納される。ＲＯＭ２８ｃにはアドレスカウンタ２８ｄから出力されるアドレスカウント信号が入力され、このアドレスカウント信号に基づいて、ＲＯＭ２８ｃからは所定のタイミングで必要なデータが出力される。即ち、アドレスカウンタ２８ｄにはタイミングジェネレータ２０からのクロックパルス（１４．３２ＭＨｚあるいは１２．２７ＭＨｚ）が絶えず入力され、またアドレスカウンタ２８ｄにはシステムコントローラ１９から反転クリア（ＣＬＥＡＲ）信号が入力される。反転クリア信号の立上がり及び立下がりはシステムコントローラ１９により所定のプログラムに従って制御され、これによりアドレスカウンタ２８ｄからのアドレスカウント信号の出力タイミングが制御されて、ＲＯＭ２８ｃからの所定のデータの出力タイミングが制御される。

【００３４】

詳述すると、図５に示すように、反転クリア信号が低レベルから高レベルに立ち上がると、アドレスカウンタ２８ｄからはアドレスカウント信号（ｎ）が出力される。即ち、反転クリア信号が低レベルであるときにはアドレスカウンタからの出力は“０”とされているが、反転クリア信号が低レベルから高レベルに立ち上がると、その立上がり後のクロックパルス（ＣＬＫ）の立ち上がりに応じてアドレスカウント信号として“ｎ”が出力される。アドレスカウンタ２８ｄからアドレスカウント信号“ｎ”が出力されると、それに応じてＲＯＭ２８ｃからは例えば一連の係数データがクロックパルス（ＣＬＫ）に基づいて順次出力され、その一連の係数データはデジタル画像処理専用プロセッサ２８ａの入力側レジスタ（図３）に入力されて所定のアドレスに一時的に格納される。要するに、アドレスカウンタ２８ｄはＲＯＭ２８ｃからのデータの出力タイミングを制御し、これにより該データをデジタル画像処理専用プロセッサ２８ａの入力側レジスタの所定アドレスに格納するように機能し、一連の係数データはその後にデジタル画像処理専用プロセッサ２８ａの入力側レジスタに入力されて来るデジタルビデオ信号の個々の画素データの格納アドレスにそれぞれ対応させられる。

【００３５】

図２に示すように、ＲＯＭ２８ｃにはシステムコントローラ１９から制御信号が入力されるようになっているが、この制御信号に応じてＲＯＭ２８ｃから出力されるデータの種類、即ち間引き処理用データであるか補間処理用データであるかが決定される。詳述すると

、スコープ１０が画像信号処理部１１に接続されると、システムコントローラ１９は上述したようにＥＰＲＯＭ１８から情報を読み込み、その情報のうちサンプリング周波数情報に基づいてタイミングジェネレータ２０から出力されるべきクロックパルスの周波数（１４．３２ＭＨｚあるいは１２．２７ＭＨｚ）を決定し、ＲＯＭ２８ｃから出力されるべきデータの種類を決定する。即ち、サンプリング周波数が１４．３２ＭＨｚであるときは、ＲＯＭ２８ｃから出力されるデータは間引き処理用のものとされ、サンプリング周波数が１２．２７ＭＨｚであるときは、ＲＯＭ２８ｃから出力されるデータは補間処理用のものとされる。

【００３６】

次に、画素数変換処理回路２８で行なわれる間引き処理について具体的に説明する。上述したように、デジタルビデオ信号を１４．３２ＭＨｚの周波数のクロックパルスで処理する場合には、各色のデジタルビデオ信号の一水平走査ラインに含まれる画素数は９１０　画素であり、この一水平走査ライン分の９１０　画素を８５８　画素に変換して１３．５ＭＨｚ　の周波数のクロックパルスで出力するためには、９１０　画素から５２画素間引かなければならない。

【００３７】

図６にはデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタに取り込まれた９１０　画素データ（変換前）が部分的に図示されている。同図から明らかなように、本実施形態では、９１０　画素データは２６の画素グループに分けられ、各画素グループには３５画素データが含まれる。更に、各画素グループは２つのサブ画素グループに分けられ、一方のサブ画素グループには１６画素データが含まれ、もう一方のサブ画素グループには１７画素データが含まれる。それぞれのサブ画素グループから１画素データずつ間引くことにより、９１０　画素データの全体から５２画素データが均一に間引かれる（変換後）。しかしながら、本実施形態では、５２画素データを９１０　画素データから単純に間引くのではなく、間引かれるべき５２の画素データは残される画素データに生かされる。

【００３８】

詳述すると、各色のデジタルビデオ信号の一水平走査ラインに含まれる９１０　画素データを３５画素データずつ２６の画素グループに分けたとき、各画素グループに含まれる３５画素データについては、図７に示すようにＸ（３５ｎ－１７）　…　Ｘ（ｎ）　…　Ｘ（３５ｎ＋１７）として表せる。これら画素データＸ（３５ｎ－１７）　…　Ｘ（ｎ）　…　Ｘ（３５ｎ＋１７）は図８の演算表に示すような演算処理を受けた後にそれぞれＸ’（３５ｎ－１７）　…　Ｘ’（ｎ）　…Ｘ’（３５ｎ＋１７）　に置き換えられる。

【００３９】

即ち、画素データＸ（３５ｎ－１７）　からＸ（３５ｎ－１）までの１７の画素データを含むサブ画素グループについては、個々の画素データ自身に係数ｋｄｎ　を乗じたものとその画素データの直前に隣接した画素データに係数（１－ｋｄｎ）を乗じたものとの和に置き換えられ（このとき係数ｋｄｎ　は０／８　から８／８　まで順次変えられ、係数（１－ｋｄｎ）　は８／８　から０／８　まで順次変えられる）、また画素データＸ（３５ｎ－０）からＸ（３５ｎ＋１７）　までの１８個の画素データを含むサブ画素グループについては、個々の画素データ自身に係数ｋｄｎ　を乗じたものとその画素データの直後に隣接した画素データに係数（１－ｋｄｎ）　を乗じたものとの和に置き換えられる（このとき係数ｋｄｎ　は８／８　から０／８　まで順次変えられ、係数（１－ｋｄｎ）　は０／８　から８／８　まで順次変えられる）。

【００４０】

なお、図８の演算表において、画素データＸ（３５（ｎ－１）＋１７）　は当該画素グループの直前に隣接する画素グループに含まれる最後の画素データとなるものであり、また画素データＸ（３５（ｎ＋１）－１７）　は当該画素グループの直後に隣接する画素グループに含まれる最初の画素データとなるものである。

【００４１】

次いで、図９に示すように、Ｘ’（３５ｎ－１７）からＸ’（３５ｎ－１）　までの１７個の画素データは画素データＸ’（３５ｎ－１６）からＸ’（３５ｎ－１）　までの１６個の画素データとして置き換えられ、その結果として画素データＸ’（３５ｎ－１７）が間引かれ、また、Ｘ’（３５ｎ－０）　からＸ’（３５ｎ＋１７）までの１８個の画素データは画素データＸ’（３５ｎ－０）　からＸ’（３５ｎ＋１６）までの１７個の画素データとして置き換えられ、その結果として画素データＸ’（３５ｎ＋１７）が間引かれることになる。この間引き処理時、図９から明らかなように、１６個の画素データＸ’（３５ｎ－１６）ないしＸ’（３５ｎ－１）　から成るサブ画素グループは１７個の画素データＸ’（３５ｎ－０）　ないしＸ’（３５ｎ＋１６）から成るサブ画素グループに対して１画素分のスペースを空けるようにシフトされる。かくして、すべてのサブ画素グループは互いに１画素分のスペースだけ間隔を置いた状態となる。なお、図８に示した演算表から明らかなように、Ｘ’（３５ｎ－１６）からＸ’（３５ｎ＋１６）までの３３個の画素データ中には元の３５個の画素データＸ（３５ｎ－１７）　からＸ（３５ｎ＋１７）　の全てが生かされているので、間引き処理による映像再現の画質劣化は問題とならない。

【００４２】

言うまでもなく、上述した間引き処理は画素数変換処理回路２８のデジタル画像処理専用プロセッサ２８ａで行なわれ、間引き処理後の一水平走査ライン分の画素データ（８５８画素）　はデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタ内に格納されているが、これら８５８　個の画素データは間引き処理前の一水平走査ライン分の画素データ（９１０画素）　の格納領域にわたって存在する。即ち、２６個のそれぞれの画素グループ（３３画素からなる）　は１画素データ分だけ離されて格納され、しかも各画素グループのサブ画素グループ（１６画素と１７画素）　も１画素データ分だけ離されて格納される。

【００４３】

図１０の（１）　には、デジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタ内に格納された間引き処理前の一水平走査ライン分の画素データの配列の一部が模式的に示され、また図１０の（２）　には、間引き処理後の一水平走査ライン分の画素データの配列の一部が模式的に示されている。図１０の（２）　から明らかなように、画素グループ（３３画素）　は互いに１画素データだけ離され、また各画素グループのサブ画素グループ（１６画素と１７画素）　も１画素データ分だけ離される。従って、間引き処理後の一水平走査ライン分の画素データについては、かかる１画素データ分のスペース“１Ｓ”を詰める処理が必要となる。テキサス・インスルメンツ社製のＳＶＰというデジタル画像処理専用プロセッサ２８ａにあっては、計算レジスタ内で一連の画素データを一回でシフトし得るシフト量は４画素データ分のスペースに限られているために、かかる１画素データ分のスペース詰め処理については合理的に行なわれるべきであり、これについて以下に説明する。

【００４４】

先ず、図１０の（２）　に示すようなフラグデータＦＤ－１に基づく処理より、１画素データ分のスペース“１Ｓ”が４つ置きに詰められると、そのスペース詰め箇所の直後の１画素データ分のスペース“１Ｓ”は図１０の（３）　に示されるように２画素データ分のスペース“２Ｓ”となる。なお、フラグデータＦＤ－１は前もってＲＯＭ２８ｃから読み出されてデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタに格納されているものである。次いで、図１０の（３）　に示すようなフラグデータＦＤ－２に基づく処理により、スペース“２Ｓ”が詰められると、その直後の１画素データ分のスペース“１Ｓ”は図１０の（４）　に示すように３画素データ分のスペース“３Ｓ”となる。

【００４５】

続いて、図１０の（３）　に示すようなフラグデータＦＤ－３に基づく処理により、スペース“３Ｓ”が詰められると、その直後の１画素データ分のスペース“１Ｓ”は図１０の（５）　に示すように３画素データ分のスペース“４Ｓ”となる。その結果、一水平走査ライン分の画素データの配列については、互いに隣接する２つの画素グループ同士が４画

素データ分のスペース“４Ｓ”でもって隔てられることになる。即ち、図１０の（５）に示す段階では、６６個の画素データからなる画素グループが互いに４画素データ分のスペース“４Ｓ”でもって隔てられることになり、これは図１１の（１）に示す段階と同じである。なお、フラグデータＦＤ－２及びＦＤ－３もフラグデータＦＤ－１の場合と同様に前もってＲＯＭ２８ｃから読み出されてデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタに格納されているものである。

【００４６】

図１１の（１）において、互いに隣接する画素グループ（６６画素）間の４画素データ分のスペース“４Ｓ”の全てを詰めるために、先ず、図１１の（２）に示すようなフラグデータＦＤ－４に基づく処理により、最外端部側に位置する画素グループ（６６画素）をそこに隣接した画素グループ（６６画素）側にシフトさせられ、これによりその間のスペース詰めが図１１の（３）に示すように行なわれる。次いで、図１１の（３）に示すようなフラグデータＦＤ－５に基づく処理により、スペース詰めの行なわれた６６×２個の画素データの全体をそこに隣接した画素グループ（６６画素）側にシフトさせられ、これによりその間のスペース詰めが図１１の（４）に示すように行なわれる。続いて、図１１の（４）に示すようなフラグデータＦＤ－６に基づく処理により、スペース詰めの行なわれた６６×３個の画素データの全体をそこに隣接した画素グループ（６６画素）側にシフトさせられ、これによりその間のスペース詰めが行なわれる。同様な態様でフラグデータＦＤ－７～ＦＤ－１５に基づいてスペース詰め処理が繰り返されると、図１１の（５）に示すように、全てのスペース“４Ｓ”についてのスペース詰めが完了する。なお、フラグデータＦＤ－４～ＦＤ－１５についても、フラグデータＦＤ－１の場合と同様に、前もってＲＯＭ２８ｃから読み出されてデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタに格納されているものである。

【００４７】

先に述べたように、デジタルビデオ信号が１２．２７ＭＨｚの周波数のクロックパルスで処理される場合には、画素数変換処理回路２８では補間処理が行なわれ、このとき各色のデジタルビデオ信号の一水平走査ラインに含まれる画素数は７８０画素であり、この一水平走査ライン分の７８０画素を８５８画素に変換して１３．５ＭＨｚの周波数のクロックパルスで出力するためには、７８０画素に対して７８画素を補間しなければならない。

【００４８】

図１２にはデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタに取り込まれた７８０画素データ（変換前）が部分的に図示されている。同図から明らかなように、７８０画素データのうちの１０画素毎に１画素データを補間することにより、７８０画素データの全体に対して均等に７８画素データを補間することができる（変換後）。このような補間処理を行なうためには、各１０画素毎に１画素データ分のスペースを与えることが必要であり、このようなスペース付与をかかるデジタル画像処理専用プロセッサ２８ａで合理的に行なうために以下のような手順が取られる。

【００４９】

先ず、図１３の（１）に示すように、デジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタに格納された７８０画素データを４０画素データずつ区分して２０個の画素グループを得る。この場合、７８０画素データを４０画素データずつ区分すると、１９個の画素グループが得られ、２０画素データが余ることになるが、しかし２０画素をダミーデータとして加えることにより２０個の画素グループ（４０画素）を得る。要するに、一水平走査ラインに含まれる総画素数を有効画素データ数７８０にダミーデータとして２０画素を加えて８００とする訳である。

【００５０】

図１３の（１）を参照すると、そこには８００画素を２０個の画素グループ（４０画素）に区分した状態が模式的に示される。先ず、最外端部側に位置する画素グループに図１３の（２）に示すように４画素分のスペース“４Ｓ”がダミーデータとして加えられ

、次いでフラグデータＦＤ－Ａに基づく処理により、最外端部側に隣接した画素グループ（４０画素）に４画素データ分のスペース“４Ｓ”が与えられる。同様に、図１３の（３）、（４）及び（５）から明らかなように、フラグデータＦＤ－Ｂ、ＦＤ－Ｃ及びＦＤ－Ｄに基づく処理により、順次隣接する画素グループのそれぞれには４画素データ分のスペース“４Ｓ”が与えられ、最終的には１９番目のフラグデータＦＤ－Ｓに基づく処理が完了すると、２０個全ての画素グループの各々には４画素データ分のスペース“４Ｓ”が与えられる。

【００５１】

要するに、２０個の画素グループの各々には４０画素データに４画素データ（スペース“４Ｓ”）がダミーとして加えられ、結果として、一水平走査ライン分の総画素データ数が８８０となる。この８８０の総画素数には当初にダミーデータとして加えた２０画素データ及びその２０画素データに対するスペース分“２Ｓ”が含まれる。なお、フラグデータＦＤ－Ａ～ＦＤ－Ｓは間引き処理の際のフラグデータと同様に前もってＲＯＭ２８ｃから読み出されてデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタに格納されているものである。

【００５２】

図１４の（１）は一水平走査ライン分の８８０画素データを４４画素データずつ区分して４４画素データからなる画素グループが部分的に模式的に示され、各画素グループにはダミーデータとされた４画素データがスペース“４Ｓ”として示される。図１４の（１）に示すようなフラグデータＦＤ－Ｔに基づく処理により、スペース“４Ｓ”に隣接した１０画素データからなるサブ画素グループが３画素データ分のスペース“３Ｓ”だけ詰められ、このため該サブ画素グループには１画素データ分のダミーデータ（即ち、スペース“１Ｓ”）が与えられる。

【００５３】

次いで、図１４の（２）に示すようなフラグデータＦＤ－Ｕに基づく処理により、スペース“３Ｓ”に隣接した１０画素データからなるサブ画素グループが２画素データ分のスペース“２Ｓ”だけ詰められ、このため該サブ画素グループは１画素データ分のダミーデータ（即ち、スペース“１Ｓ”）が与えられる。次に、図１４の（３）に示すようなフラグデータＦＤ－Ｖに基づく処理により、スペース“２Ｓ”に隣接した１０画素データからなるサブ画素グループが２画素データ分のスペース“１Ｓ”だけ詰められ、これにより各画素グループ（４４画素）に含まれる各サブ画素グループには１１画素データが与えられ、その一方の端に位置した１画素データがダミーデータ（即ち、スペース“１Ｓ”）となる。なお、フラグデータＦＤ－Ｔ、ＦＤ－Ｕ及びＦＤ－Ｖも間引き処理の際のフラグデータと同様に前もってＲＯＭ２８ｃから読み出されてデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタに格納されているものである。

【００５４】

以上の処理が終了すると、一水平走査ラインには１１画素からなるサブ画素グループが総計８０個含まれるが、そのうちの２個のサブ画素グループ、即ち当初にダミーデータとして加えた２０画素データに対応する２個のサブ画素グループが切り捨てられ、かくして一水平走査ラインに含まれる総画素数は８８０－２２＝８５８画素とされる。図１５に示すように、これら８５８画素データを改めて１１画素データずつ区分して７８個の画素グループに分けると、各画素グループに含まれる１１個の画素データについては、Ｘ（１１ｎ＋０）…Ｘ（１１ｎ＋５）…Ｘ（１１ｎ＋１０）として表せる。これら画素データＸ（１１ｎ＋０）…Ｘ（１１ｎ＋５）…Ｘ（１１ｎ＋１０）は図１６の演算表に示すような演算処理を受けた後にそれぞれＸ’（１１ｎ＋０）…Ｘ’（１１ｎ＋５）…Ｘ’（１１ｎ＋１０）に置き換えられる。即ち、画素データＸ（１１ｎ＋０）…Ｘ（１１ｎ＋５）…Ｘ（１１ｎ＋１０）については、個々の画素データ自身に係数ｋｕｐを乗じたものとその画素データの直後に隣接した画素データに係数（１－ｋｕｐ）を乗じたものとの和に置き換えられ（このとき係数ｋｕｐは０／８から８／８まで順次変えられ、係数（１－ｋｕｐ）は８／８から０／８まで順次変えられる）。

【００５５】
なお、画素データＸ（１１ｎ＋０）は各画素グループに含まれるダミーデータ（即ち、スペース“１Ｓ”）に対応するものであり、この画素データＸ（１１ｎ＋０）には図１６の演算表から明らかなように係数として０／８　が乗じられるので、画素データＸ（１１ｎ＋０）がどのような数値であってもその他の画素データには何等影響を及ぼすことはない。また、図１６の演算表において、画素データＸ（１１（ｎ＋１）＋０）は当該画素グループの直後に隣接する画素グループに含まれる最初の画素データ（即ち、ダミーデータ）となるものであり、これにも係数として０／８　が乗じられるので、画素データＸ（１１（ｎ＋１）＋０）がどのような数値であってもその他の画素データには何等の影響を及ぼすことはない。

【００５６】
図１６に示した演算表から明らかなように、本実施形態による補間処理では、連続した１０個の個々の画素データの成分を適宜合成することにより、連続した１１個の画素データを得るので、連続した１０個の画素データのうちの１つを単に重複させることにより、連続した１１個の画素データを得る補間処理に比べて、画質の優れた映像再現を得ることができる。

【００５７】
図１７には、電子内視鏡の画像信号処理部１１からデジタルビデオ出力を出力する際のデジタルビデオ信号出力ルーチンが示され、このルーチンを参照して画素数変換処理回路２８の動作について説明する。なお、図１７のデジタルビデオ信号出力ルーチンは例えば画像処理部１１に設けられたデジタルビデオ信号出力スイッチ（図示されない）をオンすることにより実行されるものであり、またかかるデジタルビデオ信号出力スイッチがオンされる前に画像信号処理部１１は既に動作状態にあって、スコープ１０からは三原色のビデオ信号が順次読み出されてフレームメモリ２３に書き込まれると共にそこから三原色デジタルビデオ信号が読み出されているものとする。

【００５８】
ステップ１７０１では、垂直同期信号が検出されたか否かが確認され、垂直同期信号を検出するまで待機状態となる。垂直同期信号を検出すると、ステップ１７０２に進み、そこでサンプリング周波数の数値が確認される。なお、システムコントローラ１９は上述したように画像信号処理部１１に接続されたスコープ１０のＥＰＲＯＭ１８から所定の情報を読み出しており、その情報はシステムコントローラ１９内の読出し書込み可能なメモリ（ＲＡＭ）内に保持されている。従って、ステップ１７０２では、読出し書込み可能なメモリ（ＲＡＭ）内のサンプリング周波数情報にアクセスすることにより、その数値を確認することが可能である。

【００５９】
ステップ１７０２において、もしサンプリング周波数が１４．３２ＭＨｚであれば、ステップ１７０３に進み、そこで間引き処理用データ、即ち一連の係数データｋｄｎ　及び（１－ｋｄｎ）　ならびにフラグデータＦＤ－１～ＦＤ－１５　がブランキング期間にわたって読み出され、それらデータはデジタル画像処理専用プロセッサ２８ａの入力側レジスタに取り込まれて、その適当な計算レジスタ内にそれぞれに格納される（図４参照）。次いで、ステップ１７０４に進み、そこで間引き処理ルーチンが実行される。

【００６０】
図１８を参照すると、間引き処理ルーチンが示され、ステップ１８０１では、ブランキング期間後にデジタル画像処理専用プロセッサ２８ａに入力されてくる三原色の一水平走査ライン分の画素データ　（各色の画素数９１０）に対して、一連の係数データｋｄｎ　及び（１－ｋｄｎ）　による係数変換処理が施される（図８及び図９参照）。次いで、ステップ１８０２では、係数変換処理後の画素データに対して、フラグデータＦＤ－１～ＦＤ－１５　に基づくスペース詰め処理が施される（図１０及び図１１参照）。かくして、デジタル処理専用プロセッサ２８ａのいずれかの計算レジスタ内には間引き処理後の三原色の一水平走査ライン分のデジタルビデオ信号　（各色の画素数８５８）が保持される。

【００６１】
一方、ステップ１７０２において、もしサンプリング周波数が１２．２７ＭＨｚであると確認されると、ステップ１７０５に進み、そこで補間処理用のデータ、即ち一連の係数データｋｕｐ　及び（１－ｋｕｐ）　ならびにフラグデータＦＤ－Ａ～ＦＤ－Ｖがブランキン期間にわたって取り込まれて、その適当な計算レジスタ内にそれぞれに格納される（図４参照）。次いで、ステップ１７０６に進み、そこで補間処理ルーチンが実行される。
【００６２】
図１９を参照すると、補間処理ルーチンが示され、ステップ１９０１では、ブランキング期間後にデジタル画像処理専用プロセッサ２８ａに入力されてくる三原色の一水平走査ライン分の画素データ　（各色の画素数７８０）に対して、フラグデータＦＤ－Ａ～ＦＤ－Ｖに基づくスペース空け処理が施される（図１３及び図１４参照）次いで、スペース空け処理後の画素データに対して、画素データ　（各色の画素数８５８）に対して、一連の係数データｋｕｐ　及び（１－ｋｕｐ）　による係数変換処理が施される（図１６参照）。かくして、デジタル処理専用プロセッサ２８ａのいずれかの計算レジスタ内には補間処理後の三原色の一水平走査ライン分のデジタルビデオ信号　（各色の画素数８５８）が保持される。
【００６３】
上述したように、間引き処理及び補間処理のいずれにおいても、それぞれの処理後には、三原色の一水平走査ライン分のデジタルビデオ信号　（各色の画素数８５８）がデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタによって保持されている。ステップ１７０７では、それら三原色のデジタルビデオ信号（Ｒ）　、（Ｇ）　及び（Ｂ）　に色空間変換演算処理を施して輝度信号（Ｙ）　と２つの色差信号（Ｕ＝Ｂ－Ｙ）　及び（Ｖ＝Ｒ－Ｙ）　とを作成する。このとき輝度信号（Ｙ）　については、例えば７２０画素分が求められ、また色差信号（Ｕ）　及び（Ｖ）　のそれぞれについては、例えば３６０　画素分が求められる。
【００６４】
ステップ１７０８では、次の水平同期信号が検出されたか否かが判断され、次の水平同期信号が検出されると、ステップ１７０９に進み、そこで輝度信号（Ｙ）　と色差信号（Ｕ）　及び（Ｖ）　とが１３．５ＭＨｚ　の周波数のクロックパルスに基づいてデジタル画像処理専用プロセッサ２８ａから出力される（図２）。次いで、ステップ１７１０では、スコープ１０のＥＰＲＯＭ１８から読み出されたサンプリング周波数の数値が確認される。即ち、サンプリング周波数が１４．３２ＭＨｚのときは、ステップ１７０４に戻り、次の三原色の一水平走査ライン分のデジタルビデオ信号に対して、上述したような間引き処理及び色空間変換演算処理が施され、またサンプリング周波数が１２．２７ＭＨｚのときは、ステップ１７０６に戻り、次の三原色の一水平走査ライン分のデジタルビデオ信号に対して、上述したような補間処理及び色空間変換演算処理が施される。
【００６５】
１３．５ＭＨｚ　の周波数のクロックパルスに基づいてデジタル画像処理専用プロセッサ２８ａから順次出力される輝度信号（Ｙ）　と色差信号（Ｕ）　及び（Ｖ）　とは図１に示すように出力フォーマット切換器２９に一旦入力された後にそこから所望のフォーマットで出力される。例えば、出力フォーマット切換器２９からは、輝度信号（Ｙ）　が２回出力される間に色差信号（Ｕ）　及び（Ｖ）　がそれぞれ１回出力される。
【００６６】
図１に示す電子内視鏡にＰＡＬ方式が採用されているとすると、先の記載から明らかなように、ＣＣＤイメージセンサ１２から読み出されたアナログビデオ信号をアナログ／デジタル変換器２２によってデジタルビデオ信号に変換する際のサンプリング周波数は１４．７５ＭＨｚあるいは１７．０６ＭＨｚのいずれかとなる。詳述すると、ＣＣＤイメージセンサ１２が気管支カメラ用スコープに代表されるようなスコープに組み込まれているものであれば、そのＥＰＲＯＭ１８にはサンプリング周波数の情報として１４．７５ＭＨｚが書き込まれ、またＣＣＤイメージセンサ１２が胃カメラ用スコープに代表されるようなス

コープに組み込まれているものであれば、そのＥＰＲＯＭ１８にはサンプリング周波数の情報として１７．０６ＭＨｚが書き込まれている。

【００６７】

一方、タイミングジェネレータ２０はサンプリング周波数の情報に基づいてＡ／Ｄ変換器２２に対して１４．７５ＭＨｚのサンプリング用クロックパルスあるいは１７．０６ＭＨｚのサンプリング用クロックパルスを選択的に出力するようにシステムコントローラ１９によって制御される。同様に、タイミングジェネレータ２０からはフレームメモリ２３に対するデジタルビデオ信号の書込み用クロックパルス及びその読出し用クロックパルスとして１４．７５ＭＨｚのクロックパルスあるいは１７．０６ＭＨｚのクロックパルスが選択的に出力されることになる。

【００６８】

ところで、ＰＡＬ方式にあっては、アナログ／デジタル変換器２２からのデジタルビデオ信号のサンプリングを１４．７５ＭＨｚの周波数のクロックパルスに基づいて行なう場合（即ち、デジタルビデオ信号を１４．７５ＭＨｚの周波数のクロックパルスで処理する場合）には、一水平走査ラインに含まれる画素数は９４４　画素となり、またアナログ／デジタル変換器２２からのデジタルビデオ信号のサンプリングを１７．０６ＭＨｚの周波数のクロックパルスに基づいて行なう場合（即ち、デジタルビデ　オ信号を約１７．０６ＭＨｚの周波数のクロックパルスで処理する場合）には、一水平走査ラインに含まれる画素数は１０９２画素となる。一方、ＰＡＬ方式では、デジタルビデオ信号を１３．５ＭＨｚ　の周波数のクロックパルスで処理する場合には、一水平走査ラインに含まれる画素数は８６４　画素となる。従って、１４．７５ＭＨｚの周波数あるいは１７．０６ＭＨｚの周波数のクロックパルスで処理されたデジタルビデオ信号を１３．５ＭＨｚ　の周波数のクロックパルスで処理するためには、先ず、一水平走査ラインに含まれる画素数を９４４　画素あるいは１０９２画素から８６４　画素に変換することが必要である。

【００６９】

一水平走査ラインに含まれる画素数を９４４　画素あるいは１０９２画素から８６４　画素に変換することはＮＴＳＣ方式で述べたような画素データの間引き処理によって行なうことが可能であり、これについて以下に詳細に説明する。

【００７０】

先ず、９４４　画素から８６４　画素に間引き処理する場合について述べると、図２０に示すように、各色のデジタルビデオ信号の一水平走査ラインに含まれる９４４　画素データは５９画素データずつ１６の画素グループに分けられ、各画素グループは更に１２画素データから成る４つのサブ画素グループと１１画素データから成る１つのサブ画素グループとに分けられる（変換前）。各サブ画素グループから１画素データずつ間引くと、各画素グループに含まれる５９画素データは５４画素データとなり、これにより一水平走査ラインの９４４　画素は８６４（５４×１６）　画素に変換される（変換後）。

【００７１】

各色のデジタルビデオ信号の一水平走査ラインに含まれる９４４　画素データを５９画素ずつ１６の画素グループに分けたとき、各画素グループに含まれる５９画素データについては、図２１に示すようにＸ（５９ｎ＋０）…　Ｘ（５９ｎ＋５８）として表せる。これら画素データＸ（５９ｎ＋０）…　Ｘ（５９ｎ＋５８）は図２２及び図２３の演算表に示すような演算処理を受けた後にそれぞれＸ’（５９ｎ＋０）　…　Ｘ’（５９ｎ＋５８）　に置き換えられる。即ち、画素データＸ（５９ｎ＋０）…　Ｘ（５９ｎ＋５８）の５９の画素データについては、個々の画素データ自身に係数ｋｆｎ　を乗じたものとその画素データの直後に隣接した画素データに係数（１－ｋｆｎ）を乗じたものとの和に置き換えられる。このとき係数ｋｆｎ　については１．０００　から０．０００　までの間で適宜変えられ、一方係数（１－ｋｄｎ）　については０．０００　から１．０００　までの間で適宜変えられる。なお、図２２及び図２３の演算表でその最終段に含まれる画素データＸ（５９（ｎ＋１）＋０）は当該画素グループの直後に隣接する画素グループに含まれる最初の画素データとなるものである。

【００７２】
次いで、図２２及び図２３に示すように、Ｘ’（５９ｎ＋０）　ないしＸ’（５９ｎ＋１１）の１２画素データから成るサブ画素グループのうちから最後の画素データＸ’（５９ｎ＋１１）が間引かれ、同様にそれ以後のサブ画素グループのそれぞれからもその最後の画素データＸ’（５９ｎ＋２３）、Ｘ’（５９ｎ＋３５）、Ｘ’（５９ｎ＋４７）及びＸ’（５９ｎ＋５８）が間引かれる。なお、図２２及び図２３に示した演算表から明らかなように、間引き後に残された画素データ中には元の５９個の画素データＸ（５９ｎ＋０）からＸ（５９ｎ＋５８）　の全てが生かされているので、間引き処理による映像再現の画質劣化は問題とならない。

【００７３】
ＮＴＳＣ方式での間引き処理の際に説明したように、上述した間引き処理も画素数変換処理回路２８のデジタル画像処理専用プロセッサ２８ａで行なわれ、間引き処理後の一水平走査ライン分の画素データ（８６４画素）　はデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタ内に格納保持されることになるが、これら８６４　個の画素データは間引き処理前の一水平走査ライン分の画素データ（９４４画素）　の格納領域にわたって存在する。即ち、１６の画素グループに含まれるすべてのサブ画素グループは１画素データ分に相当するスペースだけ離されて格納された状態となっている。このようなスペース詰めについては図１０及び図１１を参照して説明した場合と同様に適当なフラグデータに基づいて適宜行なうことができる。

【００７４】
次に、１０９２画素から８６４　画素に間引き処理する場合について述べると、図２４に示すように、各色のデジタルビデオ信号の一水平走査ラインに含まれる１０９２画素データは９１画素データずつ１２の画素グループに分けられ、各画素グループは更に５画素データから成る１５のサブ画素グループと４画素データから成る４つのサブ画素グループとに分けられる（変換前）。なお、図２４に示すように、４画素データから成る４つのサブ画素グループについては５画素データから成る１５のサブ画素グループ中に均等に配置されることが好ましい。各サブ画素グループから１画素データずつ間引くと、各画素グループに含まれる９１画素データは７２画素データとなり、これにより一水平走査ラインの１０９２画素は８６４（７２×１２）　画素に変換される（変換後）。

【００７５】
各色のデジタルビデオ信号の一水平走査ラインに含まれる１０９２画素データを９１画素ずつ１２の画素グループに分けたとき、各画素グループに含まれる９１画素データについては、図２５に示すようにＸ（９１ｎ＋０）…　Ｘ（９１ｎ＋９０）として表せる。これら画素データＸ（９１ｎ＋０）…　Ｘ（９１ｎ＋９０）は図２６及び図２７の演算表に示すような演算処理を受けた後にそれぞれＸ’（９１ｎ＋０）　…　Ｘ’（９１ｎ＋９０）　に置き換えられる。即ち、画素データＸ（９１ｎ＋０）…　Ｘ（９１ｎ＋９０）の９１の画素データについては、個々の画素データ自身に係数ｋｗｐ　を乗じたものとその画素データの直後に隣接した画素データに係数（１－ｋｗｐ）を乗じたものとの和に置き換えられる。このとき係数ｋｗｐ　については１．０００　から０．０００　までの間で適宜変えられ、一方係数（１－ｋｗｐ）　については０．０００　から１．０００　までの間で適宜変えられる。なお、図２６及び図２７の演算表でその最終段に含まれる画素データＸ（９１（ｎ＋１）＋０）は当該画素グループの直後に隣接する画素グループに含まれる最初の画素データとなるものである。

【００７６】
次いで、図２６及び図２７に示すように、Ｘ’（９１ｎ＋０）　ないしＸ’（９１ｎ＋４）　の５画素データから成るサブ画素グループのうちから最後の画素データＸ’（９１ｎ＋４）　が間引かれ、同様にそれ以後のサブ画素グループのそれぞれからもその最後の画素データＸ’（９１ｎ＋９）　、Ｘ’（９１ｎ＋１４）、Ｘ’（９１ｎ＋１８）、Ｘ’（９１ｎ＋２３）、Ｘ’（９１ｎ＋２８）、（９１ｎ＋３３）、Ｘ’（９１ｎ＋３８）、Ｘ’（９１ｎ＋４２）、Ｘ’（９１ｎ＋４７）、Ｘ’（９１ｎ＋５２）、Ｘ’（９１ｎ＋５

７）、Ｘ’（９１ｎ＋６２）、Ｘ’（９１ｎ＋６６）、（９１ｎ＋７１）、Ｘ’（９１ｎ＋７６）、Ｘ’（９１ｎ＋８１）、Ｘ’（９１ｎ＋８６）及びＸ’（９１ｎ＋９０）が間引かれる。なお、図２６及び図２７に示した演算表から明らかなように、間引き後に残された画素データ中には元の９１個の画素データＸ（９１ｎ＋０）からＸ（９１ｎ＋９０）の全てが生かされているので、間引き処理による映像再現の画質劣化は問題とならない。

【００７７】

ＮＴＳＣ方式での間引き処理の際に説明したように、上述した間引き処理も画素数変換処理回路２８のデジタル画像処理専用プロセッサ２８ａで行なわれ、間引き処理後の一水平走査ライン分の画素データ（８６４画素）はデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタ内に格納保持されることになるが、これら８６４個の画素データは間引き処理前の一水平走査ライン分の画素データ（１０９２画素）の格納領域にわたって存在する。即ち、１２の画素グループに含まれるすべてのサブ画素グループは１画素データ分に相当するスペースだけ離されて格納された状態となっている。このようなスペース詰めについては図１０及び図１１を参照して説明した場合と同様に適当なフラグデータに基づいて適宜行なうことができる。

【００７８】

図２８には、ＰＡＬ方式を採用した電子内視鏡の画像信号処理部１１からデジタルビデオ出力を出力する際のデジタルビデオ信号出力ルーチンが示され、このルーチンを参照してＰＡＬ方式での画素数変換処理回路２８の動作について説明する。なお、図２８のデジタルビデオ信号出力ルーチンは例えば画像処理部１１に設けられたデジタルビデオ信号出力スイッチ（図示されない）をオンすることにより実行されるものであり、またかかるデジタルビデオ信号出力スイッチがオンされる前に画像信号処理部１１は既に動作状態にあって、スコープ１０からは三原色のビデオ信号が順次読み出されてフレームメモリ２３に書き込まれると共にそこから三原色デジタルビデオ信号が読み出されているものとする。

【００７９】

ステップ２８０１では、垂直同期信号が検出されたか否かが確認され、垂直同期信号を検出するまで待機状態となる。垂直同期信号を検出すると、ステップ２８０２に進み、そこでサンプリング周波数の数値が確認される。なお、システムコントローラ１９は上述したように画像信号処理部１１に接続されたスコープ１０のＥＰＲＯＭ１８から所定の情報を読み出しており、その情報はシステムコントローラ１９内の読出し書込み可能なメモリ（ＲＡＭ）内に保持されている。従って、ステップ２８０２では、読出し書込み可能なメモリ（ＲＡＭ）内のサンプリング周波数情報にアクセスすることにより、その数値を確認することが可能である。

【００８０】

ステップ２８０２において、もしサンプリング周波数が１４．７５ＭＨｚであれば、ステップ２８０３に進み、そこで第１の間引き処理用データ、即ち一連の係数データｋｆｎ及び（１－ｋｆｎ）ならびにフラグデータがブランキング期間にわたって読み出され、それらデータはデジタル画像処理専用プロセッサ２８ａの入力側レジスタに取り込まれて、その適当な計算レジスタ内にそれぞれに格納される（図４参照）。次いで、ステップ２８０４に進み、そこで第１の間引き処理ルーチンが実行される。

【００８１】

図２９を参照すると、第１の間引き処理ルーチンが示され、ステップ２９０１では、ブランキング期間後にデジタル画像処理専用プロセッサ２８ａに入力されてくる三原色の一水平走査ライン分の画素データ（各色の画素数９４４）に対して、一連の係数データｋｆｎ及び（１－ｋｆｎ）による係数変換処理が施される（図２２及び図２３参照）。次いで、ステップ２９０２では、係数変換処理後の画素データに対して、フラグデータに基づくスペース詰め処理が図１０及び図１１に示した場合と同様な態様で行なわれる。かくして、デジタル処理専用プロセッサ２８ａのいずれかの計算レジスタ内には間引き処理後の三原色の一水平走査ライン分のデジタルビデオ信号（各色の画素数８６４）が保持さ

れる。
【００８２】
一方、ステップ２８０２において、もしサンプリング周波数が１７．０６ＭＨｚであると確認されると、ステップ２８０５に進み、そこで第２の間引き処理用データ、即ち一連の係数データｋｗｐ　及び（１－ｋｗｐ）　ならびにフラグデータがブランキング期間にわたって読み出され、それらデータはデジタル画像処理専用プロセッサ２８ａの入力側レジスタに取り込まれて、その適当な計算レジスタ内にそれぞれに格納される（図４参照）。次いで、ステップ２８０６に進み、そこで第２の間引き処理ルーチンが実行される。
【００８３】
図３０を参照すると、第２の間引き処理ルーチンが示され、ステップ３００１では、ブランキング期間後にデジタル画像処理専用プロセッサ２８ａに入力されてくる三原色の一水平走査ライン分の画素データ　（各色の画素数１０９２）　に対して、一連の係数データｋｗｐ　及び（１－ｋｗｐ）　による係数変換処理が施される（図２６及び図２７参照）。次いで、ステップ３００２では、係数変換処理後の画素データに対して、フラグデータに基づくスペース詰め処理が図１０及び図１１に示した場合と同様な態様で行なわれる。かくして、デジタル処理専用プロセッサ２８ａのいずれかの計算レジスタ内には間引き処理後の三原色の一水平走査ライン分のデジタルビデオ信号　（各色の画素数８６４）が保持される。
【００８４】
上述したように、第１の間引き処理及び第２の間引き処理のいずれにおいても、それぞれの処理後には、三原色の一水平走査ライン分のデジタルビデオ信号　（各色の画素数８６４）がデジタル画像処理専用プロセッサ２８ａのいずれかの計算レジスタによって保持されている。ステップ２８０７では、それら三原色のデジタルビデオ信号（Ｒ）　、（Ｇ）　及び（Ｂ）　に色空間変換演算処理を施して輝度信号（Ｙ）　と２つの色差信号（Ｕ＝Ｂ－Ｙ）　及び（Ｖ＝Ｒ－Ｙ）　とを作成する。このとき輝度信号（Ｙ）　については、例えば７２０　画素分が求められ、また色差信号（Ｕ）　及び（Ｖ）　のそれぞれについては、例えば３６０　画素分が求められる。
【００８５】
ステップ２８０８では、次の水平同期信号が検出されたか否かが判断され、次の水平同期信号が検出されると、ステップ２８０９に進み、そこで輝度信号（Ｙ）　と色差信号（Ｕ）　及び（Ｖ）　とが１３．５ＭＨｚ　の周波数のクロックパルスに基づいてデジタル画像処理専用プロセッサ２８ａから出力される（図２）。次いで、ステップ２８１０では、スコープ１０のＥＰＲＯＭ１８から読み出されたサンプリング周波数の数値が確認される。即ち、サンプリング周波数が１４．７５ＭＨｚのときは、ステップ２８０４に戻り、次の三原色の一水平走査ライン分のデジタルビデオ信号に対して、上述したような第１の間引き処理及び色空間変換演算処理が施され、またサンプリング周波数が１７．０６ＭＨｚのときには、ステップ２８０６に戻り、次の三原色の一水平走査ライン分のデジタルビデオ信号に対して、上述したような第２の間引き処理及び色空間変換演算処理が施される。
【００８６】
１３．５ＭＨｚ　の周波数のクロックパルスに基づいてデジタル画像処理専用プロセッサ２８ａから順次出力される輝度信号（Ｙ）　と色差信号（Ｕ）　及び（Ｖ）　とは図１に示すように出力フォーマット切換器２９に一旦入力された後にそこから所望のフォーマットで出力される。例えば、出力フォーマット切換器２９からは、輝度信号（Ｙ）　が２回出力される間に色差信号（Ｕ）　及び（Ｖ）　がそれぞれ１回出力される。
【００８７】
上述の実施形態では、デジタルビデオ信号をＲｅｃ．６０１　規格で処理し得る例について説明したが、その他の標準化規格で処理し得るようにデジタルビデオ信号の画素数変換を行い得ることが理解されるべきである。
【００８８】
【発明の効果】

以上の記載から明らかように、本発明によれば、所定の周波数のクロックパルスで処理されるデジタルビデオ信号がその画素数変換により別の周波数のクロックパルスで処理されることになるので、映像再現時での画質の劣化が大幅に抑えることが可能である。また、すべての処理がデジタル処理とされるので、その回路構成は簡素化され、電子内視鏡の製造コストの増大化も抑えられる。

【図面の簡単な説明】

【図１】本発明による電子内視鏡の一実施形態を示すブロック図である。

【図２】図１に示した画素数変換処理回路の詳細ブロック図である。

【図３】図２に示したデジタル画像処理専用プロセッサの概略模式図である。

【図４】図２に示したデジタル画像処理専用プロセッサへの各種データの入力形態を示す概念図である。

【図５】図２に示した読出し専用メモリへのクロックパルスの入力と反転クリア信号との関係を示すタイミングチャートである。

【図６】ＮＴＳＣ方式で１４．３２ＭＨｚで処理される一水平走査ライン分のデジタル画素データの９１０　画素を８５８　画素に画素数変換する際の間引き処理の概略を示す模式図である。

【図７】一水平走査ラインに含まれる９１０　画素データを３５画素データからなるグループに区分した場合の個々の画素データの配列を一般式で示す模式図である。

【図８】図２に示したデジタル画像処理専用プロセッサで図６での間引き処理を行なう際に伴う画素データの係数変換処理を模式的に示す演算表である。

【図９】図８の演算表に示した係数演算後に行なわれる画素データの間引き処理を示す模式図である。

【図１０】画素データ間引き処理後に行なわれる画素データのスペース詰め処理の前半を示す模式図である。

【図１１】画素データ間引き処理後に行なわれる画素データのスペース詰め処理の後半を示す模式図である。

【図１２】ＮＴＳＣ方式で１２．２７ＭＨｚで処理される一水平走査ライン分のデジタル画素データの７８０　画素を８５８　画素に画素数変換する際の補間処理の概略を示す模式図である。

【図１３】一水平走査ライン分の画素データの補間処理に伴う画素データのスペース空け処理の前半を示す模式図である。

【図１４】一水平走査ライン分の画素データの補間処理に伴う画素データのスペース空け処理の後半を示す模式図である。

【図１５】一水平走査ラインに含まれる８５８　画素データを１１画素データからなるグループに区分した場合の個々の画素データの配列を一般式で示す模式図である。

【図１６】図２に示したデジタル画像処理専用プロセッサで図１２での補間処理を行なう際に伴う画素データの係数変換処理を模式的に示す演算表である。

【図１７】図２に示した画素数変換処理回路で実行されるＮＴＳＣ方式でのデジタルビデオ信号出力ルーチンを説明するフローチャートである。

【図１８】図１７のデジタルビデオ信号出力ルーチンに含まれる間引き処理ルーチンを説明するためのフローチャートである。

【図１９】図１７のデジタルビデオ信号出力ルーチンに含まれる補間処理ルーチンを説明するためのフローチャートである。

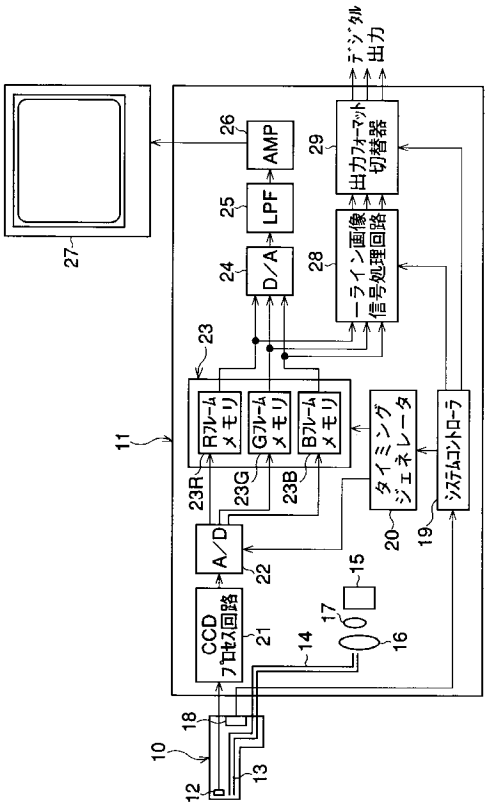
【図２０】ＰＡＬ方式で１４．７５ＭＨｚで処理される一水平走査ライン分のデジタル画素データの９４４　画素を８６４　画素に画素数変換する際の間引き処理の概略を示す模式図である。

【図２１】一水平走査ラインに含まれる９４４　画素データを５９画素データからなるグループに区分した場合の個々の画素データの配列を一般式で示す模式図である。

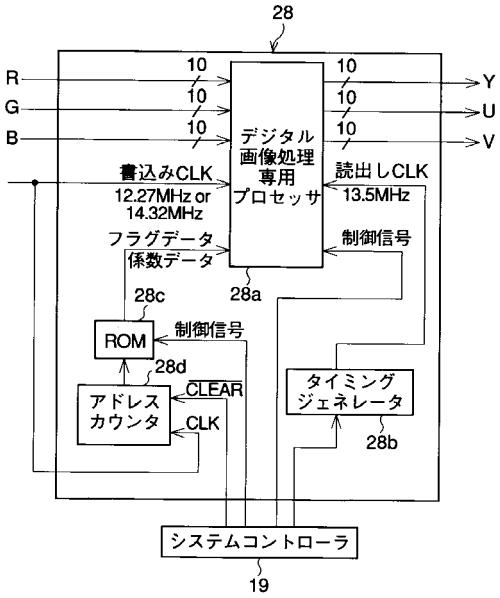
【図２２】図２に示したデジタル画像処理専用プロセッサで図２０での間引き処理を行なう際に伴う画素データの係数変換処理を模式的に示す演算表の前半部分である。

【図２３】図２に示したデジタル画像処理専用プロセッサで図２０での間引き処理を行なう際に伴う画素データの係数変換処理を模式的に示す演算表の残りの後半部分である。
【図２４】ＰＡＬ方式で１７．０６ＭＨｚで処理される一水平走査ライン分のデジタル画素データの１０９２画素を８６４　画素に画素数変換する際の間引き処理の概略を示す模式図である。
【図２５】一水平走査ラインに含まれる１０９２画素データを９１画素データからなるグループに区分した場合の個々の画素データの配列を一般式で示す模式図である。
【図２６】図２に示したデジタル画像処理専用プロセッサで図２４での間引き処理を行なう際に伴う画素データの係数変換処理を模式的に示す演算表の前半部分である。
【図２７】図２に示したデジタル画像処理専用プロセッサで図２４での間引き処理を行なう際に伴う画素データの係数変換処理を模式的に示す演算表の残りの後半部分である。
【図２８】図２に示した画素数変換処理回路で実行されるＰＡＬ方式でのデジタルビデオ信号出力ルーチンを説明するフローチャートである。
【図２９】図２８のデジタルビデオ信号出力ルーチンに含まれる第１の間引き処理ルーチンを説明するためのフローチャートである。
【図３０】図２８のデジタルビデオ信号出力ルーチンに含まれる第２の間引き処理ルーチンを説明するためのフローチャートである。
【符号の説明】
１０　スコープ
１１　画像信号処理部
１２　ＣＣＤイメージセンサ
１３・１４　光ガイド
１５　光源
１６　回転式ＲＧＢカラーフィルタ
１７　集光レンズ
１８　ＥＰＲＯＭ
１９　システムコントローラ
２０　タイミングジェネレータ
２１　ＣＣＤプロセス回路
２２　アナログ／デジタル（Ａ／Ｄ）変換器
２３　フレームメモリ
２４　デジタル／アナログ（Ｄ／Ａ）変換器
２５　低域フィルタ（ＬＰＦ）
２６　増幅器（ＡＭＰ）
２７　ＴＶモニタ装置
２８　画素数変換処理回路
２８ａ　デジタル画像処理専用プロセッサ
２８ｂ　タイミングジェネレータ
２８ｃ　ＲＯＭ
２８ｄ　アドレスカウンタ

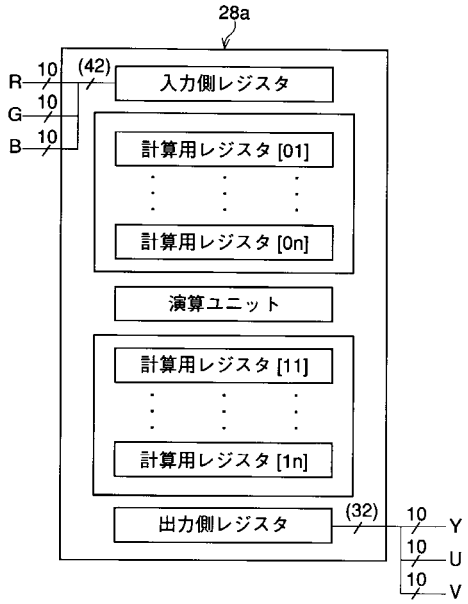
【図１】


デジタル出力
出力フォーマット切替器
29
AMP
26
LPF
25
D／A
24
ライン画像信号処理回路
28
23
Rフレームメモリ
Gフレームメモリ
Bフレームメモリ
11
23R
23G
23B
タイミングジェネレータ
20
システムコントローラ
19
A／D
22
15
CCD プロセス回路
21
14
17
16
18
10
12
13
27

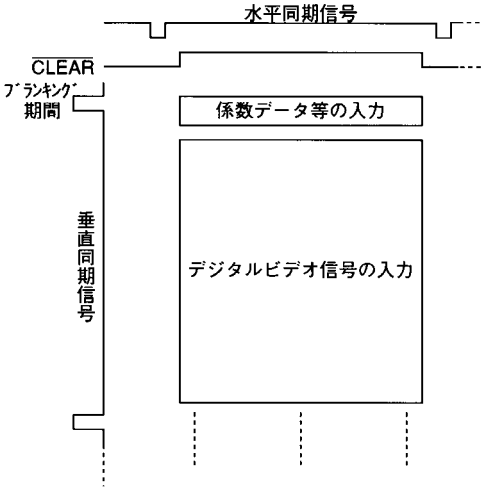
【図２】


28
R
G
B
10
デジタル画像処理専用プロセッサ
Y
U
V
書込みCLK
12.27MHz or 14.32MHz
読出しCLK
13.5MHz
フラグデータ
係数データ
制御信号
28a
28c
ROM
28d
アドレスカウンタ
CLEAR
CLK
タイミングジェネレータ
28b
システムコントローラ
19

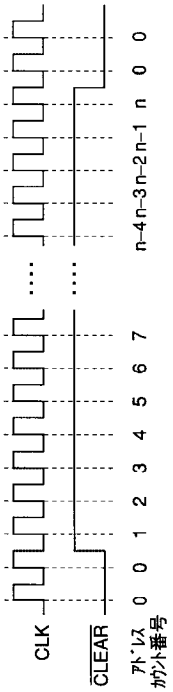
【図３】


28a
R
G
B
10
(42)
入力側レジスタ
計算用レジスタ [01]
計算用レジスタ [0n]
演算ユニット
計算用レジスタ [11]
計算用レジスタ [1n]
出力側レジスタ
(32)
Y
U
V

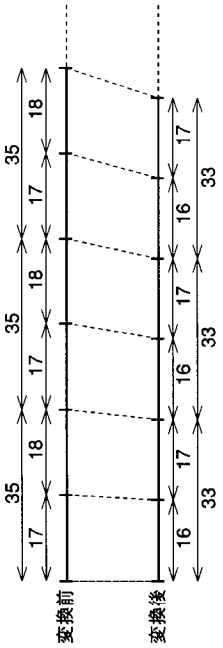
【図４】


水平同期信号
CLEAR
ブランキング期間
係数データ等の入力
垂直同期信号
デジタルビデオ信号の入力

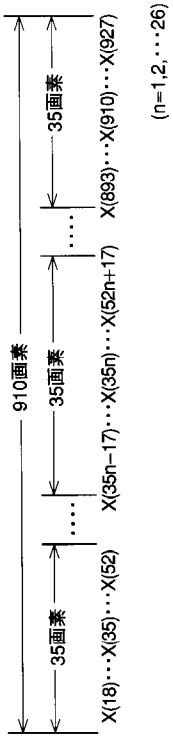
【図５】



【図６】



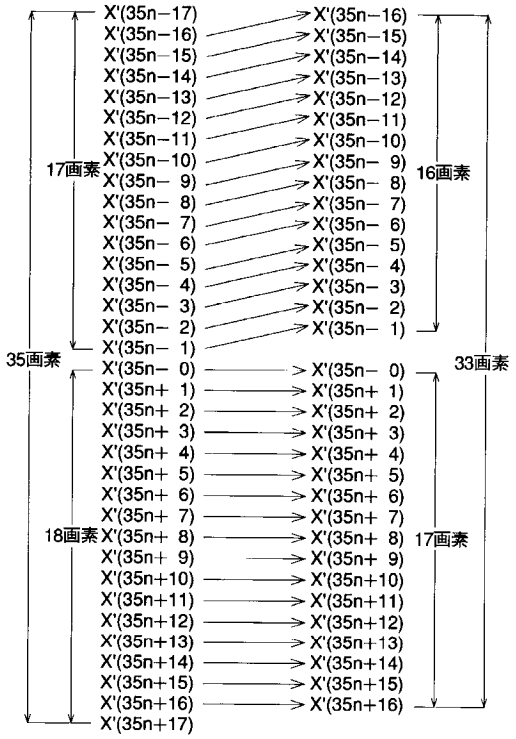
【図７】



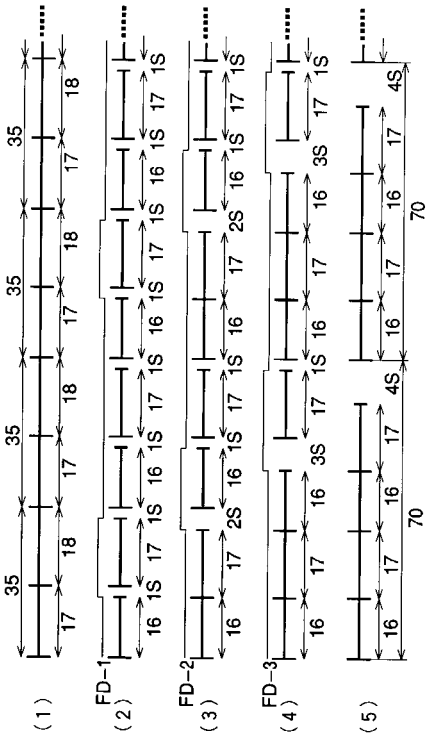
【図８】

	kdn	1−kdn
17画素	[X(35n−17)＊0/8]+[X(35(n−1)+17)	＊8/8]=X'(35n−17)
	[X(35n−16)＊0/8]+[X(35n−17)	＊8/8]=X'(35n−16)
	[X(35n−15)＊1/8]+[X(35n−16)	＊7/8]=X'(35n−15)
	[X(35n−14)＊1/8]+[X(35n−15)	＊7/8]=X'(35n−14)
	[X(35n−13)＊2/8]+[X(35n−14)	＊6/8]=X'(35n−13)
	[X(35n−12)＊2/8]+[X(35n−13)	＊6/8]=X'(35n−12)
	[X(35n−11)＊3/8]+[X(35n−12)	＊5/8]=X'(35n−11)
	[X(35n−10)＊3/8]+[X(35n−11)	＊5/8]=X'(35n−10)
	[X(35n− 9)＊4/8]+[X(35n−10)	＊4/8]=X'(35n− 9)
	[X(35n− 8)＊4/8]+[X(35n− 9)	＊4/8]=X'(35n− 8)
	[X(35n− 7)＊5/8]+[X(35n− 8)	＊3/8]=X'(35n− 7)
	[X(35n− 6)＊5/8]+[X(35n− 7)	＊3/8]=X'(35n− 6)
	[X(35n− 5)＊6/8]+[X(35n− 6)	＊2/8]=X'(35n− 5)
	[X(35n− 4)＊6/8]+[X(35n− 5)	＊2/8]=X'(35n− 4)
	[X(35n− 3)＊7/8]+[X(35n− 4)	＊1/8]=X'(35n− 3)
	[X(35n− 2)＊7/8]+[X(35n− 3)	＊1/8]=X'(35n− 2)
	[X(35n− 1)＊8/8]+[X(35n− 2)	＊0/8]=X'(35n− 1)
35画素	[X(35n− 0)＊8/8]+[X(35n+ 1)	＊0/8]=X'(35n− 0)
	[X(35n+ 1)＊8/8]+[X(35n+ 2)	＊0/8]=X'(35n+ 1)
	[X(35n+ 2)＊7/8]+[X(35n+ 3)	＊1/8]=X'(35n+ 2)
	[X(35n+ 3)＊7/8]+[X(35n+ 4)	＊1/8]=X'(35n+ 3)
	[X(35n+ 4)＊6/8]+[X(35n+ 5)	＊2/8]=X'(35n+ 4)
	[X(35n+ 5)＊6/8]+[X(35n+ 6)	＊2/8]=X'(35n+ 5)
	[X(35n+ 6)＊5/8]+[X(35n+ 7)	＊3/8]=X'(35n+ 6)
	[X(35n+ 7)＊5/8]+[X(35n+ 8)	＊3/8]=X'(35n+ 7)
18画素	[X(35n+ 8)＊4/8]+[X(35n+ 9)	＊4/8]=X'(35n+ 8)
	[X(35n+ 9)＊4/8]+[X(35n+10)	＊4/8]=X'(35n+ 9)
	[X(35n+10)＊3/8]+[X(35n+11)	＊5/8]=X'(35n+10)
	[X(35n+11)＊3/8]+[X(35n+12)	＊5/8]=X'(35n+11)
	[X(35n+12)＊2/8]+[X(35n+13)	＊6/8]=X'(35n+12)
	[X(35n+13)＊2/8]+[X(35n+14)	＊6/8]=X'(35n+13)
	[X(35n+14)＊1/8]+[X(35n+15)	＊7/8]=X'(35n+14)
	[X(35n+15)＊1/8]+[X(35n+16)	＊7/8]=X'(35n+15)
	[X(35n+16)＊0/8]+[X(35n+17)	＊8/8]=X'(35n+16)
	[X(35n+17)＊0/8]+[X(35(n+1)−17)	＊8/8]=X'(35n+17)

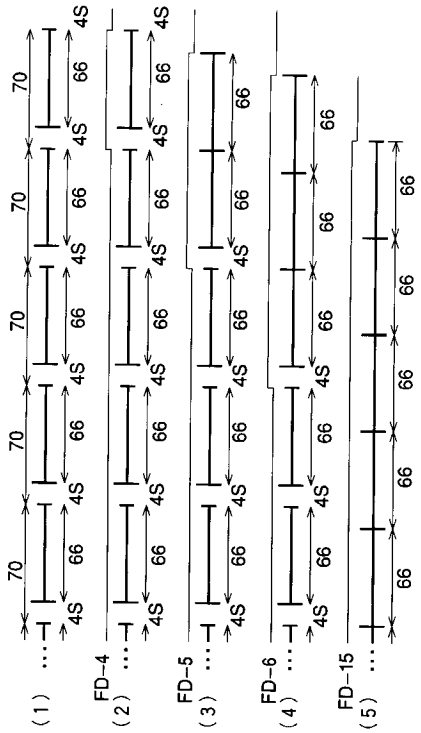
【図９】



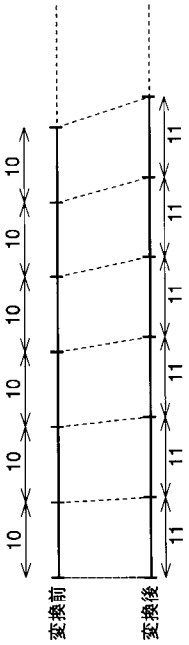
【図１０】



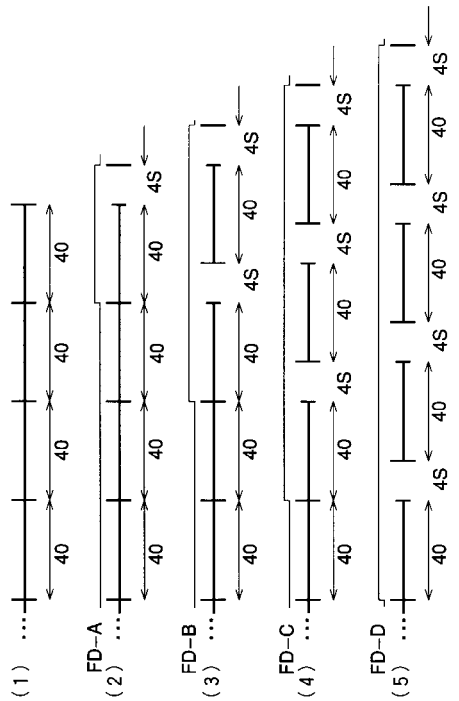
【図１１】



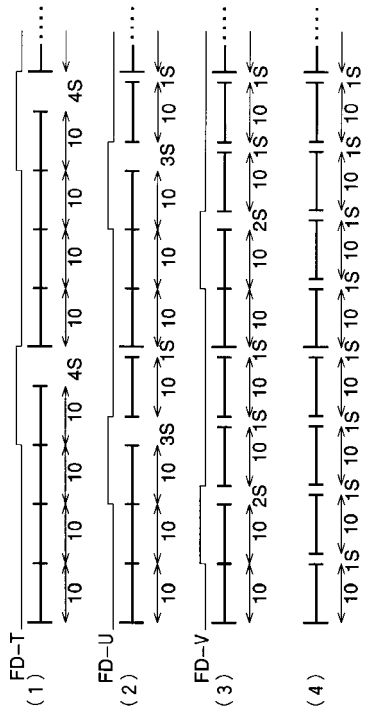
【図１２】



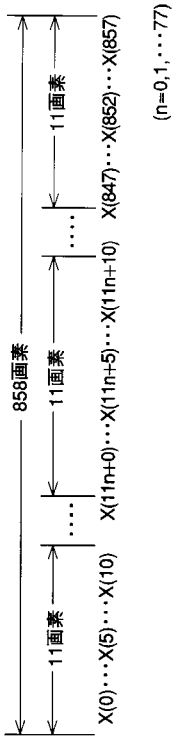
【図１３】



【図１４】



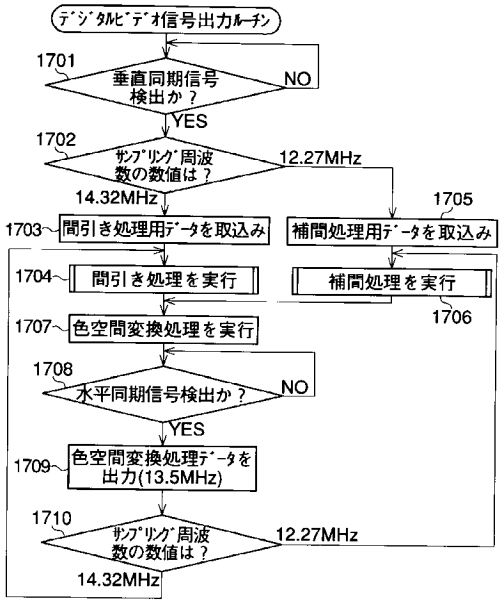
【図１５】



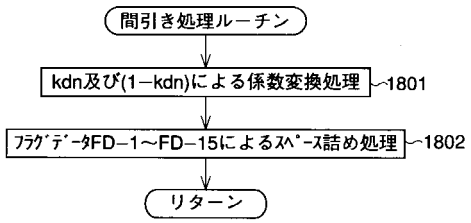
【図１６】

	kup	1−kup
11画素	[X(11n+ 0)∗0/8]+[X(11n+ 1)	∗8/8]=X'(11n+ 0)
	[X(11n+ 1)∗1/8]+[X(11n+ 2)	∗7/8]=X'(11n+ 1)
	[X(11n+ 2)∗1/8]+[X(11n+ 3)	∗7/8]=X'(11n+ 2)
	[X(11n+ 3)∗2/8]+[X(11n+ 4)	∗6/8]=X'(11n+ 3)
	[X(11n+ 4)∗3/8]+[X(11n+ 5)	∗5/8]=X'(11n+ 4)
	[X(11n+ 5)∗4/8]+[X(11n+ 6)	∗4/8]=X'(11n+ 5)
	[X(11n+ 6)∗5/8]+[X(11n+ 7)	∗3/8]=X'(11n+ 6)
	[X(11n+ 7)∗6/8]+[X(11n+ 8)	∗2/8]=X'(11n+ 7)
	[X(11n+ 8)∗7/8]+[X(11n+ 9)	∗1/8]=X'(11n+ 8)
	[X(11n+ 9)∗7/8]+[X(11n+10)	∗1/8]=X'(11n+ 9)
	[X(11n+10)∗8/8]+[X(11(n+ 1)+0)	∗0/8]=X'(11n+10)

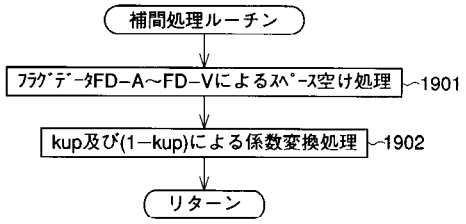
【図１７】



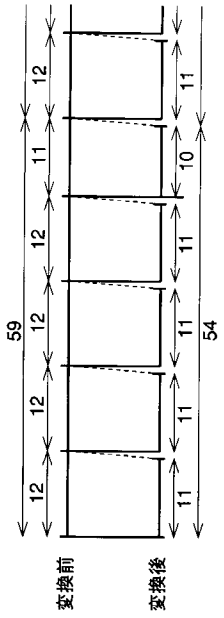
【図１８】



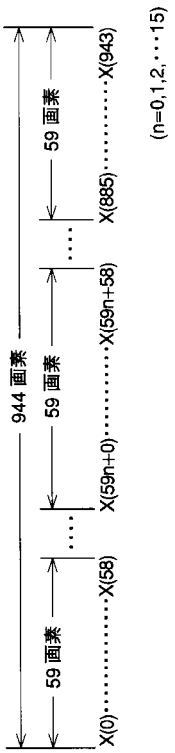
【図１９】



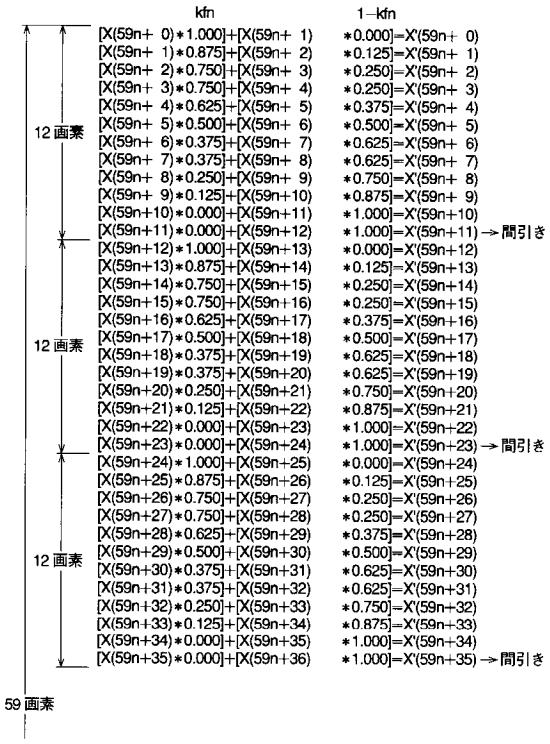
【図２０】



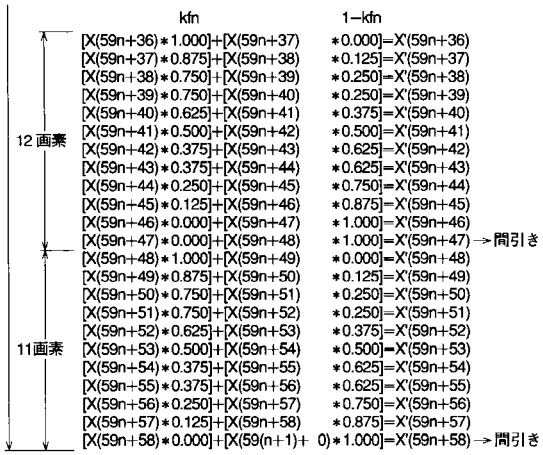
【図２１】



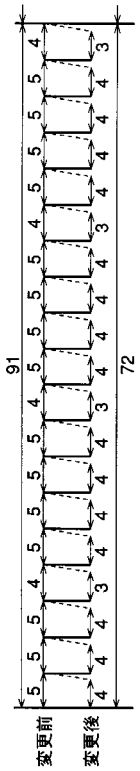
【図２２】



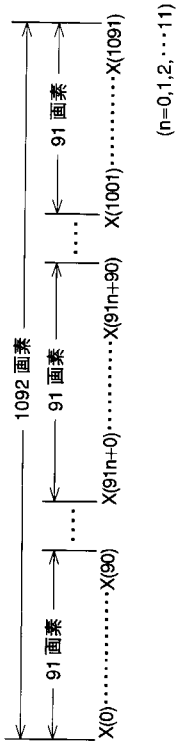
【図２３】



【図２４】

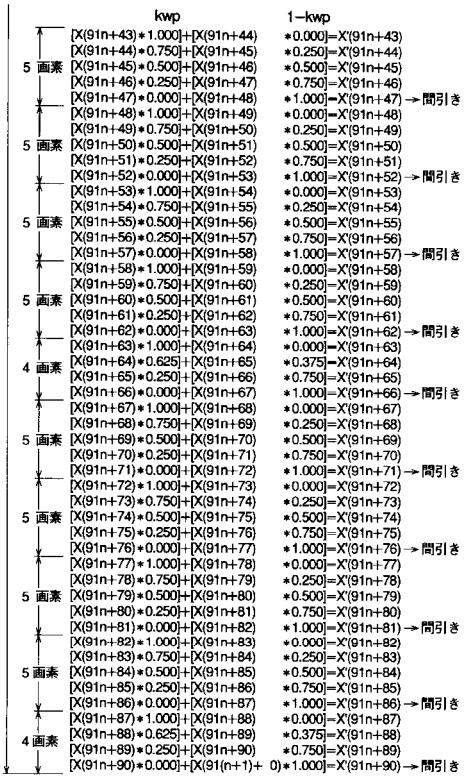


【図２５】

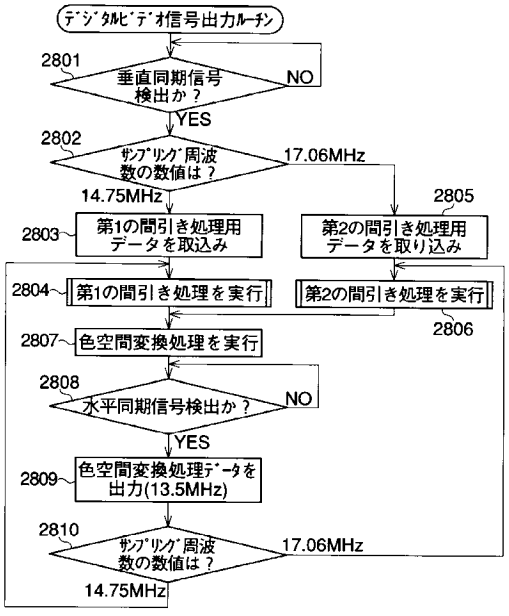


【図２６】

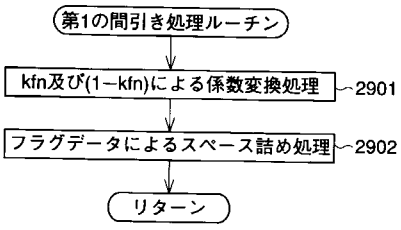
【図２７】



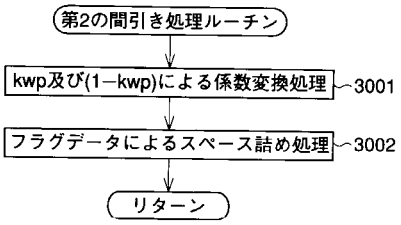
【図２８】



【図２９】



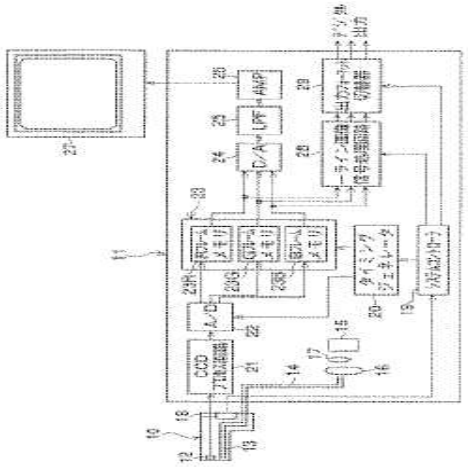
【図３０】



フロントページの続き

Ｆターム(参考) 5C054 AA05 CC02 CH01 EA01 EB02 EB05 EJ00 FB03 HA12
5C063 AC01 CA09 CA40

专利名称(译)	电子内视镜		
公开(公告)号	JP2004073857A	公开(公告)日	2004-03-11
申请号	JP2003201980	申请日	2003-07-25
[标]申请(专利权)人(译)	旭光学工业株式会社		
申请(专利权)人(译)	宾得株式会社		
[标]发明人	小澤了 池谷浩平		
发明人	小澤 了 池谷 浩平		
IPC分类号	G02B23/24 A61B1/04 H04N7/01 H04N7/18		
FI分类号	A61B1/04.370 G02B23/24.B H04N7/01.Z H04N7/18.M A61B1/04 A61B1/045.613 A61B1/05 H04N7/01.170		
F-TERM分类号	2H040/GA02 2H040/GA05 2H040/GA10 2H040/GA11 4C061/CC06 4C061/LL01 4C061/SS05 5C054/AA05 5C054/CC02 5C054/CH01 5C054/EA01 5C054/EB02 5C054/EB05 5C054/EJ00 5C054/FB03 5C054/HA12 5C063/AC01 5C063/CA09 5C063/CA40 4C161/CC06 4C161/LL01 4C161/SS05		
代理人(译)	松浦 孝		
优先权	1996153171 1996-05-24 JP		
外部链接	Espacenet		

摘要(译)

解决的问题：当以与采样频率不同的频率的时钟脉冲向外部输出数字视频信号时，抑制图像再现时的图像质量下降。 电子内窥镜包括图像传感器，模拟/数字转换器和像素数转换处理电路。 图像传感器12从光学对象图像创建模拟视频信号，并且模拟/数字转换器22将来自图像传感器的模拟视频信号顺序地转换为预定采样频率的数字视频信号。 当采样频率高于时钟脉冲频率时，像素数转换处理电路28设置有系数计算装置，用于执行稀疏处理并将稀疏的像素点亮为稀疏的数字视频信号。 如果它小于脉冲的频率，则设有系数计算装置，用于执行内插处理并通过计算数字视频信号的系数来计算要内插的像素。 [选型图]图1